Расположение узлов (обозначены квадратиками на рис. 4.7) по вертикали соответствует в общем прохождению этапов обработки команды по времени. Стрелки указывают направление передачи информации. Обработка команды в блоках вполне очевидна из названий узлов.

4.7. Описание работы блоков РК и РР. Рассмотрение работы блок-программы удобнее начать с блока РК. При наличии сигнала РПК от блока РР, указывающего, что код в блоке РК может быть заменен, и сигнала ГК о наличии нового кода, блок РК принимает новую информацию, если нет блокировок из схемы прерывания (БлВРР, БлПРК). Запускается цепочка выработки временных сигналов (ЦПК) и гасится сигнал (признак) РПК от предыдущей команды.

Код команды при приеме на блок РК разбивается на две части:

а) адресную часть и б) код операции и адрес модификатора. Прием адресной части происходит независимо от режима выполнения команды. Прием же второй части зависит от того, была ли предыдущая команда типа ИК. Особенность выполнения команд, следующих за ИК (режим ПрИК) таковы, что сначала принимается адресная часть команды, изменяется, а лишь затем принимается код операции и адрес модификатора.

Кодировка модификаторов дана на рис. 4.8

Отметим следующее. Все модификаторы делятся на две группы. Группы отличаются признаком УДГМ – сокращение от "усилитель дополнительной группы модификаторов". Одна из этих групп (по УДГМ) не доступна при обычном выполнении программы (за исключением МІ6), а только в режиме супервизора (РС). В другую группу входят стандартные модификаторы, непосредственно участвующие в модификации адресов при образовании Аисп команды. В каждой из групп при дешифрации происходит деление на две подгруппы (по УГМ и $\overline{\text{УГМ}}$).

Кодировка модификаторов.

КШМ 0 4 3 2 1 – разрядами 21÷24 всех команд

РР, МРК 5 4 3 2 1 – разрядами 1÷5 адресной части в командах СМ, СНМ, МС, МСМ, ПМ, ПМ+

		УМ0	0	0	0	0	0	0 Пустышка	
		УМ1		0	0	0	1	1	стандартные модификаторы; запись и считывание (через РМ)
		УМ2		0	0	1	0	2	
		УМ3		0	0	1	1	3	
	$\overline{\text{УГМ}}$	УМ4		0	1	0	0	4	
		УМ5		0	1	0	1	5	
		УМ6		0	1	1	0	6	
$\overline{\text{УДГМ}}$		УМ7		0	1	1	1	7	
		УМ0		1	0	0	0	8	
		УМ1		1	0	0	1	9	
		УМ2		1	0	1	0	10	
	УГМ	УМ3		1	0	1	1	11	
		УМ4		1	1	0	0	12	
		УМ5		1	1	0	1	13	
		УМ6		1	1	1	0	14 Для экстракода	
		УМ7		1	1	1	1	15 Счетчик Матавина	
		УМ0	1	0	0	0	0	16 Для команд ИК	
		УМ1		0	0	0	1	17 Признаки регистров – только запись	Обращение только в режиме супервизора
		УМ2		0	0	1	0	18	Свобод. коды
	$\overline{\text{УГМ}}$	УМ3		0	0	1	1	19	
		УМ4		0	1	0	0	20	
		УМ5		0	1	0	1	21	
		УМ6		0	1	1	0	22	
$\overline{\text{УДГМ}}$		УМ7		0	1	1	1	23 Признаки прерванного состояния	
		УМ0		1	0	0	0	24	Свобод. коды; запись и считывание (через РМС)
		УМ1		1	0	0	1	25	
		УМ2		1	0	1	0	26 Адрес возврата при экстракоде	
	УГМ	УМ3		1	0	1	1	27 Адрес возврата при прерывании	
		УМ4		1	1	0	0	28 Адрес останова по словам	только запись
		УМ5		1	1	0	1	29 Адрес останова по числам	
		УМ6		1	1	1	0	30	Свобод. коды
		УМ7		1	1	1	1	31	

Рис. 4.8.

В командах ТСМ (тип "сумматор-модификатор"), ПМ и ПМ+ из ТПА (тип "передача адреса") адрес модификатора задается также младшими разрядами $A_{исп}$ на регистре результатов РР для команд ТСМ и младшими разрядами А на регистре МРК для команд ПМ и ПМ+. В обычном режиме ($\overline{РС}$) всегда будет обращение к стандартной группе модификаторов, даже если РР и МРК будут указывать на дополнительную.

Из отдельных модификаторов отметим М14 и М15, которые кроме обычного использования применяются для хранения $A_{исп}$ экстракода (М14) и как счетчик магазина (М15).

Рассмотрим часть блок-программы рис. 4.7 , относящуюся к блоку РР. При наличии сигнала РРР от блока ПР о том, что код в блоке РР может быть заменен, и сигнала ГД о наличии нового кода вблоке РК блок РР принимает новую информацию, если отсутствовали блокировки БлРР, БлВРР, БлВПР из схемы прерывания.

Цепочка временных сигналов ЦПР синхронизирует как работу всех частей блока РР, так и совместную работу схем блоков РК и РР.

После пуска блока РР гасится сигнал от предыдущего блока, в данном случае ГД.

Из узлов блока отметим регистр результатов РР, прием на который может идти как с СмА, так и с отдельных регистров: РК, регистра счетчика магазина, буфера адресов слов, с дополнительных модификаторов М26 и М27.

Кроме этого, содержимое РР сравнивается с содержимым регистров буфера адресов записи (БАЗ"ы), с содержимым М29 и с ТРОЧ. Подробнее о схеме сравнения сказано далее при описании некоторых схем блоков РК и РР.

В блок РК коды операций команд поступают двух форматов - нулевого и единичного. В блоке РР и далее коды операций уже одного формата, т.е. в блоке РР осуществляется перестройка кодов операций обоих форматов в один формат таким образом, чтобы обеспечить необходимую дешифрацию в АУ (рис. 4.9).

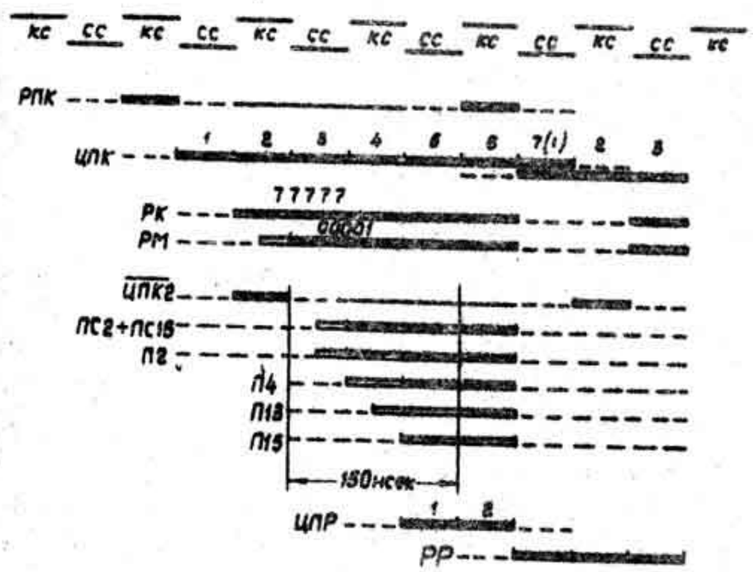


Рис. 4.11

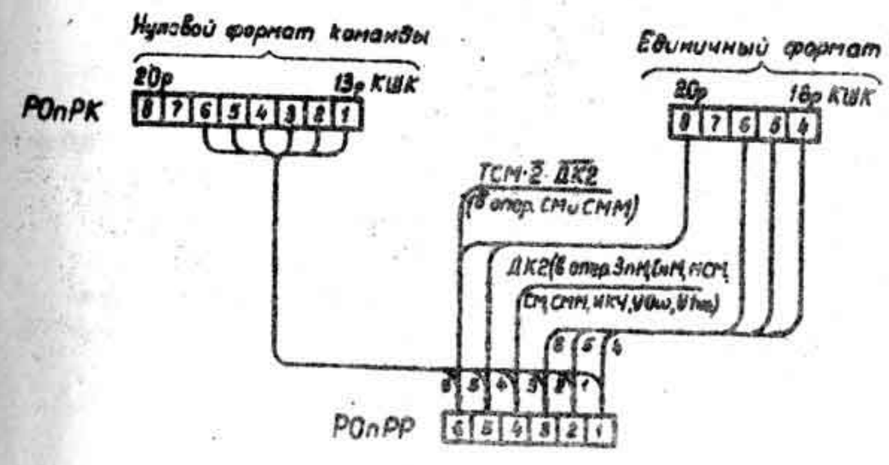


Рис. 4.9

При этом для большинства команд нулевого формата значения РОпРК1 ÷ РОпРК6 передаются прямо. Во всех двойных командах – ЗпМ, СчМ, СМ, СММ, МСМ – во второй половине их выполнения ставится в "1" только РОпРР4, в результате чего АУ воспринимает эти команды как считывание. Команды СМ и СММ в первой половине идут в АУ как НАК"овские для чего ставится в "1" РОпРР6.

В командах единичного формата старшие два разряда РОпРК8 и РОпРК7 передаются на РОпРР6 и РОпРР5, а следующие три разряда РОпРК6, 5 и 4 передаются соответственно на РОпРР3,2,1. В двойных командах ИКЧ, УОω и УIω во второй половине их выполнения ставится в "1" РОпРР4.

Несмотря на укороченный адрес команд нулевого формата, исполнительный адрес $A_{исп}$ команды является полноразрядным (15 разрядов), т.е. соответствует полному объему МОЗУ. Это обеспечивается полноразрядностью модификаторов.

В качестве замечания укажем использование в командах нулевого формата 7 разряда кода операций как признака, с помощью которого программист может задать адресную часть команды дополнительным кодом. При этом в старшие разряды адреса (13÷15 разряды) будут занесены единицы при записи единицы в 7 разряде кода операции команды нулевого формата.

В командах типа "передача модификатор-сумматор" данный адрес не нужен, т.к. адрес модификатора в них задается младшими разрядами исполнительного адреса. Это позволяет обращаться ко всем модификаторам, в том числе и к дополнительным (в режиме супервизора).

4.8. Сигналы связи с другими блоками. Отметим остальные узлы, показанные на блок-программе рис. 4.7., с помощью которых блоки РК и РР посылают сигналы в другие блоки машины:

а) установка сигнала ГБК в правых командах каждого слова и при передачах управления – этим разрешается прием в упр. КШК номера БРС, определяющего какой регистр буфера адресов слов будет подключаться к КШК.

б) установка сигналов СБВК и БлВК при передачах управления – для блокировки обычного режима работы блока СчАС (к счетчику адресов слов добавляется одна единица за каждое слово) и для блокировки требования обращения к МОЗУ по адресу команды (ТрАК).

в) выработка сигнала защиты – для возможности защиты при обращении в текущей программе в "запрещенные" страницы памяти. Опрос сигнала защиты и выработка сигнала прерывания по защите производится при приеме команды на промежуточный регистр (ПР).

г) выработка сигналов прерывания по ЦПК и ЦПР – для возможности прерывания обычного режима работы машины. Вырабатываемые при этом сигналы прерывания подробно излагаются при описании схемы прерывания.

Для понимания выполнения каждой операции необходимо совместное рассмотрение блок-программы рис. 4.7., таблицы операций, временной диаграммы. Для облегчения дается сводная таблица выполнения операций (Таблица 4.1)

4.9. Сводная таблица выполнения операций. В таблице справа дается символическая запись операций и их выполнения в блоках РК и РР. В первых двух столбцах записаны операция и их содержание, а во вторых двух – выполнение с точки зрения работы основных регистров блоков РК и РР. При этом 1-й и 3-й столбцы относятся к типичным командам, а 2-й и 4-й – к командам с признаком исправления.

Поясним используемые в таблице условные обозначения:

М – адрес модификатора;

М15 – адрес 15 модификатора;

А – адресная часть команды;

Таблица 4.1 (продолжение)

Символическая запись операций и их выполнения

		Операции и их содержание		Выполнение в блоках РК и РР	
		Типичная команда	С признаком исполнения	Типичная команда	С признаком исполнения
АКтек	1	ТСч М А Аисп = (М) + А Сч по А исп.	—	Дешр КШМ — УМ (М) — РМ (РМ) + (РК) — РР	—
	2				
Зп (000) ЗпР(002)	1	Зп М А Аисп = (М) + А Зп по А исп.	—	Дешр КШМ — УМ (М) — РМ (РМ) − (РК) — РР	—
	2				
АКМтек	1	—	ТСч М15 0 (М15) − 1 — М15 Сч по (М15)	—	Дешр КШМ — УМ15 (М15) — РМ (М15) — РР
	2				
Зпнат (000)	1	—	ТЗп М15 0 (М15) + 1 — М15 Зп по (М15)	—	Зпш КШМ — УМ15 (М15) — РМ (М15) — РР
	2				
СчМ (005)	1	СчМ М А Зп по (М15) (М15) − 1 — М15 Аисп = (М) + А Сч по Аисп	СчМ М15 0 Зп по (М15) (М15) + 1 — М15 Сч по (М15)	Дешр КШМ — УМ (М) — РМ (РМ) + (РМ) — РР	Дешр КШМ — УМ15 (М15) — РМ (М15) — РР
	2				
	3				
ЗпМ (001)	1	ЗпМ М А Аисп = (М) + А Зп по Аисп (М15) − 1 — М15 Сч по (М15)	ЗпМ М15 0 Зп по (М15) (М15) − 1 — М15 Сч по (М15)	Дешр КШМ — УМ (М) — РМ (РМ) + (РК) — РР	Дешр КШМ — УМ15 (М15) — РМ (М15) — РР
	2				
	3				
ПМ (006)	1	ПМ М А (М) — М[|А|]	—	Дешр КШМ — УМ |РК| — МРК (М) — РМ (РМ) — РК Дешр МРК — УМ (М[МРК]) — РМ (РК) — РР (РР) — М[МРК]	—
	2				

Условные обозначения:
* — пассивный усилитель
— установка усилителя на хранение
| — сброс усилителя с хранения

Таблица 4.1 (продолжение)

Символическая запись операций и их выполнения

																	Операции и их содержание		Выполнение в блоках РК и РР	
		КС	СС	КС	СС	КС	СС	КС	СС	КС	СС	КС	СС	КС	СС		Типичная команда	С признаком назначения	Типичная команда	С признаком назначения
			ЦПК1	ЦПК2	ЦПК3	ЦПК4	ЦПК5 ЦПР1	ЦПК6 ЦПР2	ЦПК7 ЦПР3	ЦПР4	ЦПР5	ЦПР6	ЦПР7	ЦПР8	ЦПР9					
СММ (041)	1			РСМ* МК*	АК*		ПРР(СМА) -КПУМ	ДК1 1 -ГСчМ ПУМ ГРР	ДК2 1 МАК(РР) МЧ(РР) БЛПК* КСЧ(А2)	ЗаМАК 1							СММ М А	СММ 0 15	Дешифр КШМ — УМ (М) — РМ (РМ)+(РК) — РР	Дешифр КШ8 0 — РМ (РМ)+(РК)=15 — РР
	2																$A_{исп}=(M)+A$	(М18)-1 — М15	Дешифр РР — МЧ (М18)-1 — М18	Дешифр РМ — МЧ15 (МЧ$_2$) — РК
	3		СМОПУ СЧ(РМ)	ЦПК5	СД	МЧА ХРР ПМ(ВЛК)											(АУ$_2$) — М[$A_{исп}$]	(АУ$_2$) — М15	(МЧ$_2$) — РК	(РК) — РР
																	(М18)-1 — М16	Сч по (М19)	(РК) — РР	(РР) — М15
	4					ИХ*	ХРР ПРР(РК)	ДК1 1 Зп МОД ПОп РРК	ДК2 1 ХМ1	БЛПК* ПМ1	АК*	ИХР	ХРР ПРР(МОД) РРК	ГРР			Сч по (М18)		(РР) — М[РК] (М18) — РР	(М18) — РР
НКА (22)	1			НК*			ВЛР(СМА) Прч1		ХМ16 РРК	ПМ16 ТСч(РМ)*							НКА М А θ $M_θ$ $A_θ$	—	Дешифр КШМ — УМ (М) — РМ (РМ)+(РК) — РР (РР) — М16	—
	2		ЦПК1	УМО	ТДп*				ХМ16	ПМ16		ХРК РМ(РМ)					$A_θ=A_θ+(М18)$		(М16) — РМ (РМ)+$A_θ$ — РР (РР) — М15	
	3						ПРР(СМА)										(М16)=(М)+А		(М15) — Р (РР) — РК	
	4		ПРОП	Прч1																
НЕЧ (28)	1			НК* ТСч*	АК*		ПРР(СМА) Прч1	ДК1 1 ГРР	ДК2 1 БЛПК* ТСч(РМ)*	ЗаМАК 1 ПМ16							НЕЧ М А θ $M_θ$ $A_θ$	—	Дешифр КШМ — УМ (М) — РМ (РМ)+(РК) — РР (АУВР) — РК (РК) — РР (РР) — М16	—
	2		СМОПУ СЧ(РМ)	ЦПК5	СД	ХРК ПРК(ЕЧЕ) УХР	ХРР ПРР(РК)	ДК1 1 РОп РРК	ДК2 1 ХМ16 БЛПК* КСЧ(А2)	ЗаМАК 1 ПМ16	АК*		РРК				$A_{исп}=(M)+A$		(М16) — РМ (РМ)+$A_θ$ — РР (РР) — М15	
	3																Сч по $A_{исп}$		(М16) — Р (РР) — РК	
	4																($A_{исп}$) — М16		Дешифр КШ $M_θ$ — УМ θ — РОп РК	
	1	ЦПК1	УМО	ТДп*			ПРР(СМА)		ХМ16 ЗаМ(РР)*	ПМ16		ХРК РМ(РМ)					$A'_θ=A_θ+(М16)$		($M_θ$) — РМ Вып θ	
	2	ПРОП	Прч1																	

Таблица 4.1 (продолжение)

ЖУ (37)	2	В	Сумма прохода																	
	1			ТПУМ* СБЕГ 1	БЕГ 1	НКА														
ЗОМ (39)	2	В	Сумма прохода																	
	1			ТПУМ* СБЕГ 1	БЕГ 1															
ЗПВ (31)	2																			
	1			ТБУМ* СБЕГ 1	БЕГ 1	НКА														
ЗПЧ (30)	2																			
	1			ТБУМ* СБЕГ 1	БЕГ 1															
ИКЧ-М2 (25)	2																			
	1																			

Универсальная вычислительная машина БЭСМ-6, книга 1 | ИЫ1.700.000 ТО-2 | Редакция 1-65 Лист 68

Таблица 4.1 (продолжение)

ЗУ (27)	2	В	Сумма прохода																	
	1			ТПУМ* СБЕГ 1	БЕГ 1	НКА														
ЗОМ (39)	2	В	Сумма прохода																	
	1			ТПУМ* СБЕГ 1	БЕГ 1															
ЗПВ (31)	2																			
	1			ТБУМ* СБЕГ 1	БЕГ 1	НКА														
ЗПЧ (30)	2																			
	1			ТБУМ* СБЕГ 1	БЕГ 1															
ИКЧ-М2 (25)	2																			
	1																			

Таблица 4.1 (продолжение)

ЗУ (27)	2	В	Сумма прохода																	
	1			ТПУМ* СБЕГ 1	БЕГ 1	НКА														
ЗОМ (39)	2	В	Сумма прохода																	
	1			ТПУМ* СБЕГ 1	БЕГ 1															
ЗПВ (31)	2																			
	1			ТБУМ* СБЕГ 1	БЕГ 1	НКА														
ЗПЧ (30)	2																			
	1			ТБУМ* СБЕГ 1	БЕГ 1															
ИКЧ-М2 (25)	2																			
	1																			

$A_{исп}$ - исполнительный адрес;

$|A_{исп}|$ - младшие разряды $A_{исп}$, используемые как адрес модификатора в ТСМ;

(М) - содержимое по адресу М;

(МI5) - содержимое I5 модификатора;

(МI5)+I - прибавление I к содержимому МI5;

(МI5)-I - вычитание I из содержимого МI5;

М|А| - адрес модификатора, определяемый младшими разрядами А;

$(M_\theta) \to$ РМ - передача содержимого модификатора М команды θ на РМ ;

→ - передача из одного регистра (узла,блока) в другой;

ПУА - передача управления по адресу;

ПУС - передача управления к следующей команде;

Отметим особенности выполнения команд с признаком магазина.

В связи с возможностью "магазинной" организации работы программы большинство арифметических команд типа считывания и запись могут выполняться как магазинные, если в них имеется соответствующий признак. Таким признаком является нуль адресной части и адрес МI5, т.е. УГМ.УМ7.РКО. В результате, при выполнении команд считывание и запись идут по адресу счетчика магазина СчМ. Только при считывании из СчМ предварительно должна быть вычтена единица, т.к. СчМ показывает всегда первую свободную ячейку "магазина", а при записи прибавлена единица после обращения по адресу.

В таблице выполнения оп раций для каждой операции или типа операций указаны отдельные усилители, их моменты времени относительно общих временных сигналов, в которые эти усилители начинают работать.

Опишем подробнее некоторые схемы блоков РК и РР.

4.10. С у м м а т о р а д р е с а. Одной из основных схем блока РК является схема "сумматора адреса" - сокращенно СмА - для образования исполнительного адреса $A_{исп}$ команды (рис. 4.10).

Логика СмА строится следующим образом:

Пусть $\{a_j\}$ и $\{b_j\}$ слагаемые в виде двоичных кодов. Тогда сумма

$$\{a_j\} + \{b_j\} = \sum_j (ПС_j \cdot \overline{П}_j + \overline{ПС}_j \cdot П_j),$$

где: $ПС_j$ - j -ая полусумма;

$П_j$ - j -ый перенос;

$ПС_j = a_j \cdot \overline{b}_j + \overline{a}_j \cdot b_j$;

$П_j = a_{j-1} \cdot b_{j-1} + ПС_{j-1} \cdot П_j + П_{j-2} \cdot ПС_{j-2} \cdot ПС_{j-1} + \alpha_3$;

α_3 - слагаемое, описывающее схему пробега "быстрого" переноса (через 3,6 и 9 разрядов);

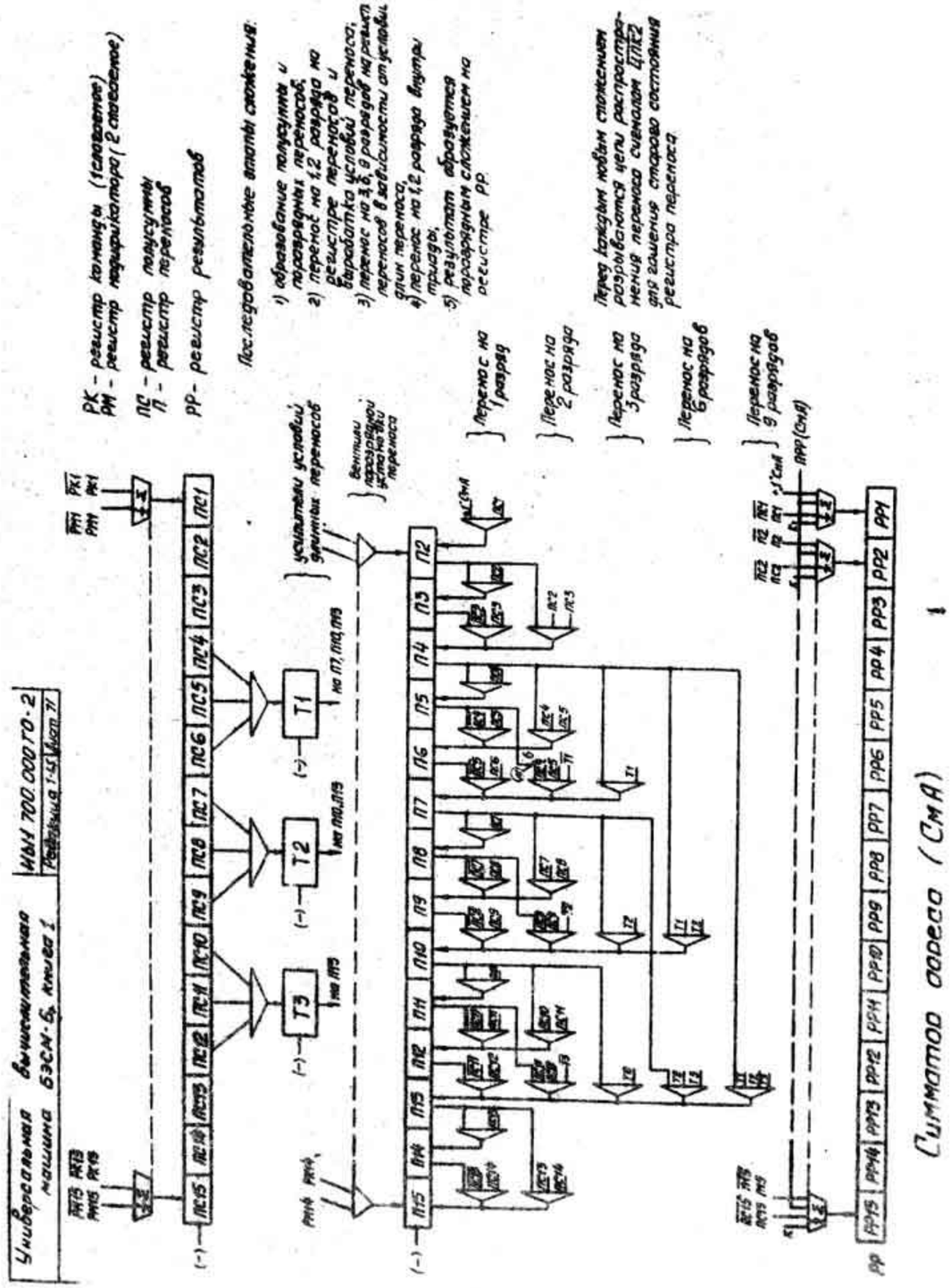
$j = 1 \div 15$

$+$ - обозначает логическую сумму;

$\cdot$ - обозначает логическое умножение;

черта - отрицание

На рис. 4.11 (лист 61-62) дана временная диаграмма работы СмА для случая максимального пробега переноса (например, сложение кода из всех единиц с кодом из одной единицы в младшем разряде). Сплошными жирными линиями показаны установившиеся состояния усилителей, пунктирными- переходные (фронты). Незачерченные участки на фронтах усилителей РМ, ПС и П показывают возможные более ранние срабатывания этих усилителей за счет их пассивности - пассивные усилители не тактируются по серии. В связи с этим опрос СмА, т.е. прием с него кода на регистр результатов РР производится раньше на полпериода серии. Чтобы исключить влияние переносов от предыдущего суммирования, в вентили распространения переносов вводится блокировка ЦПК2. Но блокировка оставляет на распространение переносов 1,5 такта на цепочку из 4 усилителей (для данного примера: ЦПК2, П4, П13, П15). Дополнительно в схемы переноса заведены блокировки для исключения двойного срабатывания.



Сумматор адреса (СмА)

4.11. С ч е т ч и к м а г а з и н а . В виду того, что MI5 может быть и счетчиком "магазина", его логическая схема выполнена по схеме счетчика (рис. 4.12), т.е. состояние его регистра можно изменить автоматически (по командам магазинным или с признаком магазина) на +I или -I, можно заслать на него новый код, в том числе и нулевой.

Схема ± I построена следующим образом:
Если $\{b_j\}$ - разряды регистра счетчика СчМ, а $\{a_j\}$ разряды регистра переноса РПМ, то:

$$b_j = \bar{a}_j \cdot a_{j-1} + b_j \cdot \bar{a}_{j-1} + a_j; \quad j = I \div I5,$$

где первый и второй вентили выполняют функцию прибавления I, а второй и третий - вычитания I.

(I) $$a_j = \underbrace{\prod_{j=1}^{8} b_j}_{\text{для } +I} + \underbrace{\prod_{j=1}^{8} \bar{b}_j}_{\text{для } -I}; \qquad \Pi \text{ - знак логического произведения}$$

Счетчик магазина двухрядный, второй ряд - регистр переносов РПМ - разбит на две части. В первой части РПМ все a_j (j = I÷7) сделаны по (I). Во второй части a_j (j = 8÷I5) несколько отличаются схемно:

$$a_j = \underbrace{\prod_{j=1}^{8} b_j \cdot \Pi b_j}_{\text{для } +I} + \underbrace{\prod_{j=1}^{8} \bar{b}_j \cdot \Pi \bar{b}_j}_{\text{для } -I}$$

где $\prod_{j=1}^{8} b_j$ и $\prod_{j=1}^{8} \bar{b}_j$ - дополнительные пассивные усилители, уменьшающие нагрузку на усилители первого ряда СчМ счетчика.

4.12. С х е м а к о н т р о л ь н о й с в е р т к и . Схема контрольной свертки (рис. 4.13) осуществляет свертку кода команды, поступившей в блок РК. Причем, отдельно свертывается адресная часть (по тройкам), код операции и адрес модификатора свертываются отдельно по четверкам - это первый этаж свертки, второй этаж свертывает дальше по тройкам и двойкам адресную часть, по тройкам - код операции и адрес модификатора вместе; третий этаж - окончательная совместная свертка всех частей команды. Фиксатор результата свертки K_{31} (в "I", если в коде нечетное число единиц), сравниваясь с контрольным разрядом в коде команды (РК 25), дает сигнал в схему прерывания работы машины по контролю.

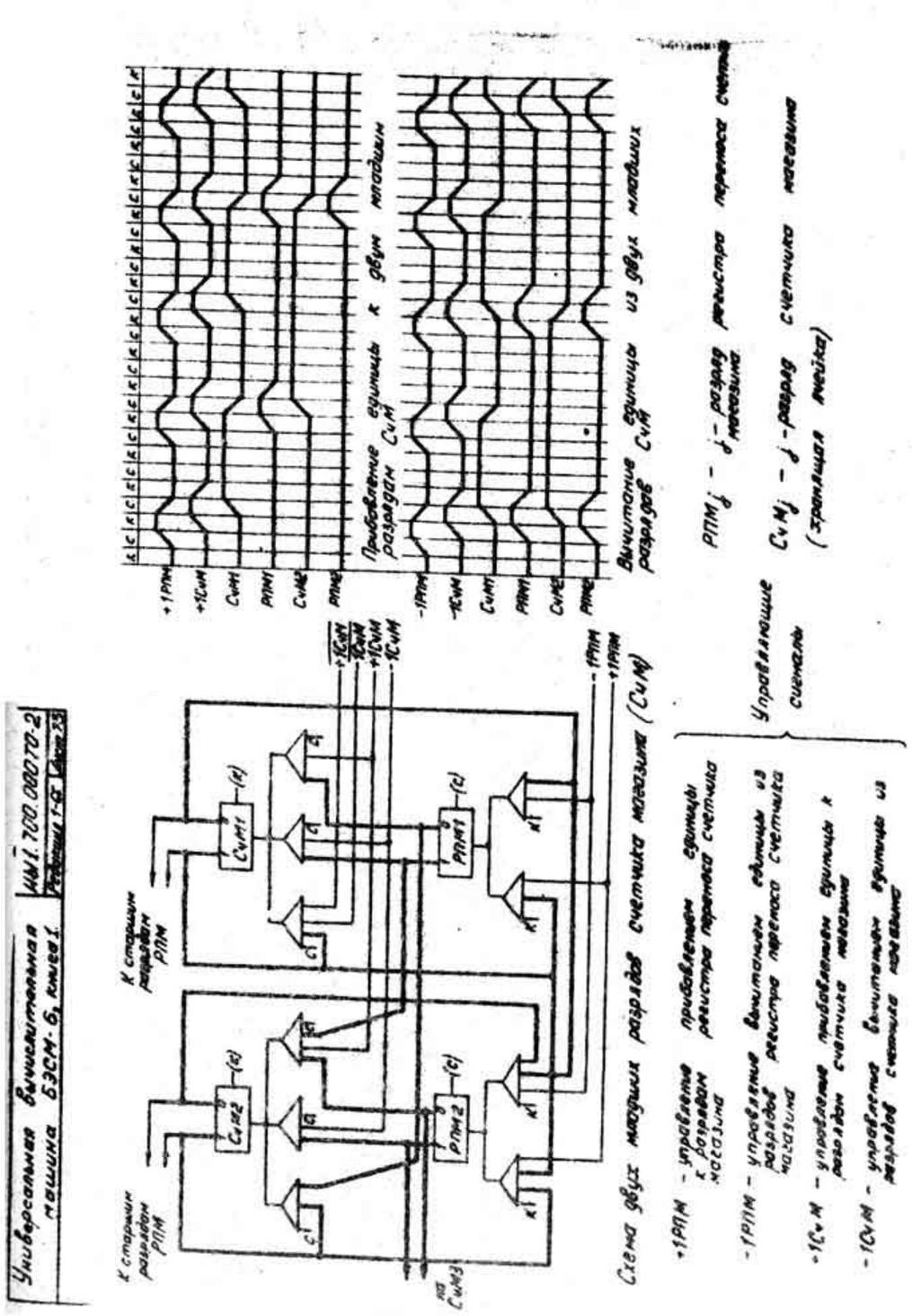


Схема контрольной свертки.

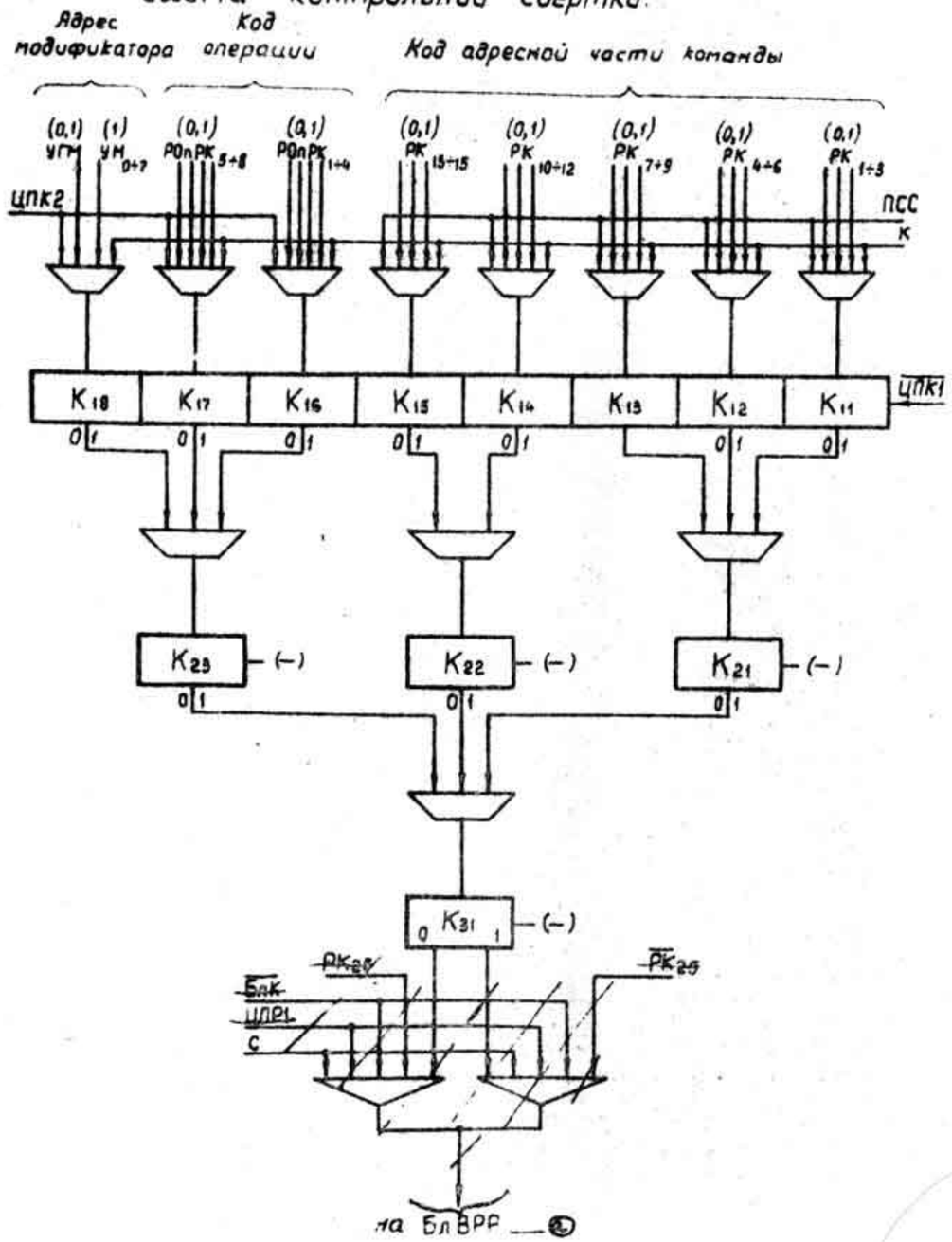


Рис 4.13

Особенность схемы свертки та, что первый этаж ее хранит результат. Это сделано из-за того, что адресная часть команды поступает на регистр РК, содержимое которого может быть изменено до опроса схемы свертки. Такое изменение делается в командах ПМ, ПМ+ и во всех командах в режиме ПрИК. На блок-программе рис. 4.7 свертка адресной части показана отдельным узлом.

4.13. С х е м а с р а в н е н и я . Схемы сравнения блока РР осуществляют логическую операцию эквивалентности. Регистры БАЗ"ов, большинство модификаторов (кроме М15 и М17), а также многие другие регистры машины выполнены на однофазных усилительных элементах (блоки УЗР). Усилители УЗР экономичнее парафазных. Так, в одном блоке помещается 8 УЗР с входными вентилями вместо 4 парафазных усилителей У без входных вентилей. В связи с однофазностью буферных регистров логическая функция эквивалентности не должна включать отрицания для регистров БАЗ и М29. Поэтому функция истинности для эквивалентности соответствующих разрядов регистров равна:

$$\overline{x_j \cdot \overline{y_j}} \cdot (x_j + \overline{y_j})$$

здесь: x_j – j-ый разряд регистра БАЗ или М29
y_j – j-ый разряд регистра РР.
$j = 1 \div 16$

Для проверки по всем разрядам все совпадения $x_j \cdot \overline{y_j}$ собираются в виде стандартных вентилей на один усилитель А, а все сборки $x_j + \overline{y_j}$ подаются на один усилитель В. Одновременная подача всех сборок на один усилитель осуществляется нестандартной схемой, показанной на рис. 4.14

В результате, условием совпадения кодов в сравниваемых регистрах будет:

$$\overline{A} \cdot B = \overline{\sum_j x_j \cdot \overline{y_j}} \cdot \prod_j (x_j + \overline{y_j})$$

По этому же принципу построены схемы сравнения содержимых парафазных регистров с однофазными и в других блоках устройства управления.

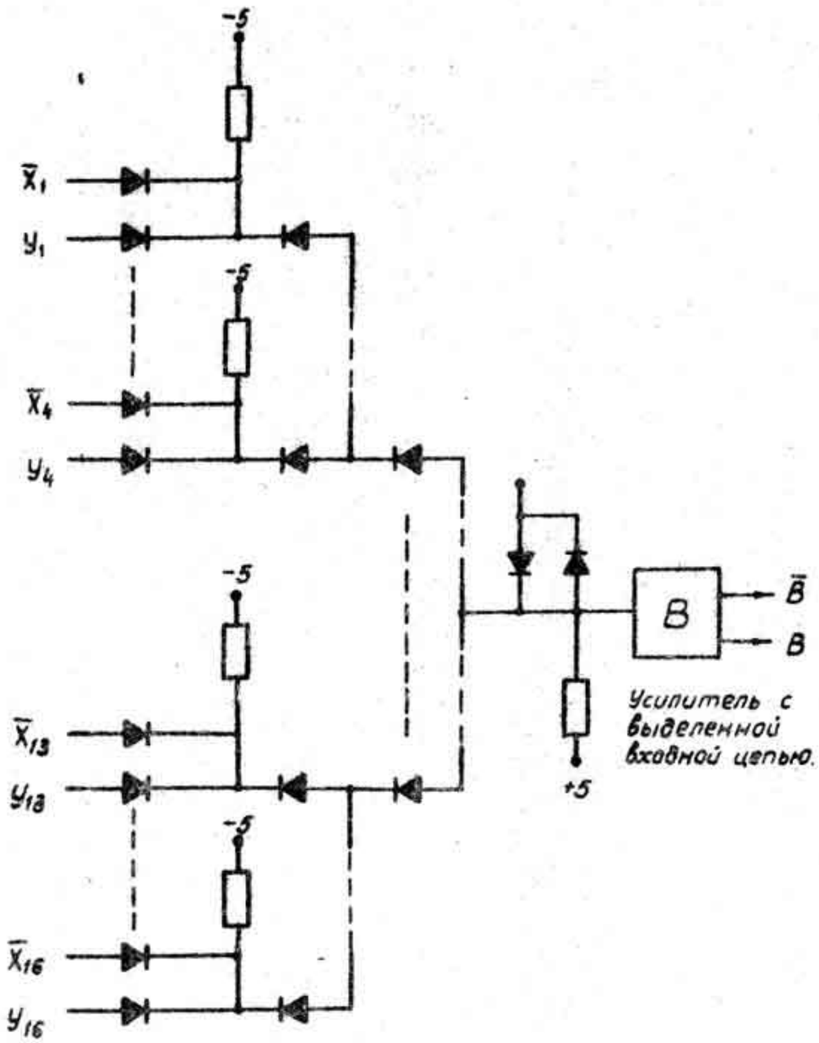


Рис 4.14.

Блок промежуточного регистра

4.14. Основные функции блока ПР. Промежуточный регистр является одним из буферных регистров, подготавливающих команды для выполнения их в АУ. Блок ПР обеспечивает:

а) Прием команд на ПР. Опрос схем сравнения и защиты.

б) Выдачу команд в буфер арифметических команд.

в) Обращение к памяти за операндом в операциях типа считывания.

г) Передачу адреса записи в буфер адресов записи.

Такая автономность блока ПР позволяет блокам РК и РР полностью выполнять операции, не использующие АУ.

4.15. Прием на ПР. Прием команды происходит при готовности очередной команды на РР и при свободе ПР. Хранящий регистр ПР не имеет вентилей медленной обратной связи, и приему новой команды должно предшествовать гашение старой. Такую временную диаграмму приема обеспечивают усилители ХПР и ППР.

Сигнал ХПР гасит усилитель ГРР, освобождая этим РР для следующей команды.

Промежуточный регистр состоит из шести разрядов кода операции, пятнадцати разрядов адреса, признака включения схемы приписки и нескольких усилителей, фиксирующих информацию о команде, принятой на ПР. При приеме операции на ПР опрашиваются схема листовой защиты памяти и схемы сравнения адресной части РР с содержимым БАЗ, с 29-м модификатором, с регистром ТРОЧ. Если передача кода на ПР не задерживается условием занятости ПР, то на время срабатывания схем сравнения и защиты приходится один такт (с момента установки кода на регистре РР).

Сигнал защиты памяти фиксируется усилителем Бл БПР, который запрещает выполнение поступившей на ПР операции и через схему прерывания блокирует прием следующих команд и

устройство управления. Усилитель УСАЧ определяет совпадение адресов записи или считывания с регистром ТРОЧ и может быть использован для синхронизации осциллографа.

При приеме команды на ПР устанавливается усилитель ГПР1. Усилитель ГПР2 ставится при приеме операций, требующих считывания операнда из памяти.

4.16. Выдача команд в БАК. Рассмотрим передачу команд в БАК. В АУ поступают команды трех основных типов:

а). Тип записи
б). Тип считывания
в). Тип нестандартных арифметических команд.

Выполнение операции записи в АУ заключается в передаче кода в один из восьми буферных регистров записи. Результат опроса таблицы старшинства буфера записи шифрируется усилителями ШВТ31 ÷ ШВТ33. При совпадении очередного адреса с одним из адресов, накопленных в БАЗ, значения усилителей ШВТ3 несущественны и арифметическому устройству задается номер совпавшего регистра, получаемого шифрацией номера СпБАЗ.

В случае операции типа считывания в АУ необходимы код операции и операнд. При совпадении адреса в команде с содержимым БАЗ операнд будет взят из буфера записи, для чего в АУ на блоке ПР передается номер совпавшего БРЗ. При отсутствии совпадения число в АУ будет принято из соответствующего БРЧ.

В командах типа НАК в адресной части задается определенная информация, для которой в отдельных операциях необходимы все пятнадцать разрядов.

Т.о., в АУ необходимо передавать код операции, пятнадцать разрядов адреса, признак совпадения адресов и номер регистра БРЗ. В линейках БАК достигнута определенная экономия оборудования за счет передачи в АУ признака операций ОБУ, УС и пятнадцати разрядов, в которых для операций типа считывания и записи задается код команды, признак совпадения и номер БРЗ, в командах типа НАК задается операнд. Необходимая для этого коммутация вентилей при выдаче в АУ обеспечивается усилителями ЗпР (ПР), ОБУ(ПР), МС(ПР), НАК(ПР) и Зп(ПР). Вид выдаваемой информации для отдельных случаев приведен в таблице 4.2 .

Среди команд, отправляемых в АУ следует отметить команду ЗпР(ОР), в которой 8-й разряд исполнительного адреса определяет запись в один из регистров машины или считывание из него. Адрес регистра указывается в младших 7 разрядах адресной части. В таблице 4.3 приведена кодировка регистров машины в команде ЗпР.

4.17. Организация считывания операндов. Рассмотрим организацию обращения к памяти по считыванию. Каждой линейке БАК соответствует регистр БРЧ, в который считывается операнд из МОЗУ. Поэтому, запуск памяти блокируется при отсутствии в АУ свободной линейки БАК и, следовательно, свободного БРЧ. Обращение к памяти оказывается ненужным, если число по совпадению адресов найдено в БРЗ или команда вызвала прерывание. В первом случае в АУ посылается номер совпавшего БАЗ и устанавливается признак готовности числа, во втором случае схема прерывания не дает выполниться операции, находящейся на ПР, гася в операции прерывания усилители ГПР1 и ГПР2. При состоявшемся обращении в МОЗУ по считыванию операнда сигнал готовности числа в линейке БАК установит блок УСП.

Передача адреса записи в БАЗ рассматривается в описании буфера записи.

На рис 2.6 и рис 2.7 приведены блок-программа работы блока ПР.

Таблица 4.3 Значения разрядов БАК'а для команд, поступающих в АУ.

NN	I	II	III																																	
	Тип операции	Было ли совпадение с БВЗ?	1р БАК	2р БАК	3р БАК	4р БАК	5р БАК	6р БАК	7р БАК	8р БАК	9р БАК	10р БАК	11р БАК	12р БАК	13р БАК	14р БАК	15р БАК	16р БАК	17р БАК	РгБРЧ
1.	Операция типа считывания.	нет	номер блока МОЗУ			1	0	0	0	0	0	Код операции						0	0	0
		да	номер совпадающего БВЗ:			0	0	0	0	0	0							0	0	1
2.	Операция записи	нет	номер старшего БРЗ			0	0	0	1	0	0	Код операции						0	0	1
		да	номер совпадающего БВЗ:			0	0	0	0	0	0							0	0	1
3.	Операция типа НАК	—	Содержимое младших 7-и разрядов адреса							0	1	Код операции						0	0	1
4.	Операция МС	—	Содержимое указанного операцией модификатора															1	0	1
5.	Операция ОВУ	—	Содержимое адресной части операции.															1	1	1
6.	Операция ЗпР (начало считывания)	—	Содержимое младших 6-и разрядов адреса						0	0	0	0	0	0	1	0	0	0	0	1
	Операция ЗпР (начало записи)	—	Содержимое младших 6-и разрядов адреса						0	1	0	0	0	0	0	0	0	0	0	1

Таблица 4.3

Младшие разряды исполнительного адреса в команде ЗпР							Регистры и отдельные усилители
7р	6р	5р	4р	3р	2р	1р	
0	0	0	0	X	X	X	Регистры БРЗ
0	0	1	0	X	X	X	Регистры приписки
0	0	1	1	0	X	X	Регистры защиты
0	0	1	1	1	1	0	Регистр маски
0	0	1	1	1	1	1	Регистр прерывания
0	1	0	0	0	0	0	Усилитель переднего фронта СИ ФСМ.
0	1	0	0	0	0	1	Усилитель заднего фронта СИ ФСМ
0	1	0	1	1	0	0	Регистр младших трех разрядов ФСМ
0	1	0	1	1	0	1	Регистр младших пяти разрядов ФСМ
1	0	0	0	X	X	X	Усилители БРО, ПКЛ, ПКП в АУ

Таблица 4.4

NN \ Усилители	РПi	СчТi
I	0	1
II	1	0

Блок буфера записи

4.18. Общее описание блока буфера записи. В машине имеются восемь буферных регистров записи, каждый из которых состоит из пятидесятиразрядного регистра для кода записи - БРЗ и пятнадцатиразрядного регистра для адреса записи - БАЗ.

Выполнение операции записи разбивается на три этапа. Первый этап выполняется в устройстве управления и заключается в определении регистра БРЗ, в который произойдет запись, и в засылке адреса в соответствующий БАЗ. Второй этап происходит ~~после передачи~~ при выполнении команды в АУ и заключается в засылке числа в указываемый БРЗ. Управление записью осуществляется арифметическим устройством и рассматривается в описании АУ. Третий этап - фактическая запись числа из БРЗ в память. Пересылка числа в память освобождает регистр для следующей операции записи с адресом, не совпадающим с содержимым регистров БАЗ. Очередность регистров при пересылке в МОЗУ соответствует порядку их заполнения, т.е. фактической записи в память числа из некоторого БРЗ всегда предшествует пересылка содержимого ранее заполненных регистров.

Ниже рассматриваются некоторые вопросы, связанные с выполнением операции записи и с работой буфера записи.

4.19. Описание особенностей работы блока. При отсутствии совпадения адресов чисел с содержимым БАЗ система пересылки содержимого буфера записи в память обеспечивает возможность выполнения только очередной команды записи. Это означает, что в буфере записи может находиться не более одного свободного регистра БРЗ, заполнение которого приводит к необходимости переписать в МОЗУ содержимое другого регистра. Определение очередности регистров по пересылке в МОЗУ и, следовательно, по приему новой информации осуществляется таблицей, аналогичной по логике работы таблице команд. Т.о., очередность регистров

зависит от времени поступления адреса записи, причем переустановка адреса в БАЗ при совпадении адресов равнозначна засылке нового адреса и ставит совпавший регистр в конец очереди.

Прием адреса в БАЗ происходит с регистра ПР и осуществляется усилителями ХБАЗ, ПБАЗ. Заполнение регистра БАЗ перестраивает таблицу старшинства и устанавливает сигнал разрешения пересылки очередного БРЗ в память. Этим сигналом служит нулевой выход усилителя РБАЗ. Номер регистра указывается усилителями ВТЗ, которые подключают нужный регистр БАЗ к выходному регистру адресов записи - РАЗ. Наличие записываемого числа в старшем регистре БРЗ определяется тем, что емкость буфера записи превышает число команд, которые могут находиться в арифметическом устройстве.

Переустановка адреса при совпадении не затрагивает старший регистр и, следовательно, в этом случае не надо изменять состояние усилителя РБАЗ. Заметим, что в командах записи совпадение со старшим БРЗ исключается, т.к. смена ВТЗ может привести к изменению состояния регистра РАЗ в момент выдачи адреса на ВРАМ, ~~а момент засылки числа из АУ в старший БРЗ может совпасть с моментом выдачи числа в МОЗУ.~~ При совпадении со старшим БАЗ в операциях считывания по той же причине запрещается перестройка таблицы, но обеспечивается возможность считывания из совпавшего регистра.

В случае операции записи и операции считывания с адресом, совпавшим с содержимым БАЗ, в АУ выдается номер совпавшего регистра БАЗ. В первом случае номер нужен для записи кода в совпавший БРЗ, во втором случае номер необходим для подключения совпавшего БРЗ по считыванию в АУ. Возможность считывания из БРЗ при совпадении адресов во многом определяет эффективность использования буфера записи, т.к. время выборки из него составляет три такта.

В машине отсутствует сравнение адресов команд с адресами БАЗ. Это налагает определенные ограничения на формирование переменных команд. Использование сформированной в АУ

команды невозможно ранее пересылки команды из БРЗ в память, для чего может понадобиться выполнение максимально четырнадцати команд записи. Т.к. контрольные разряды чисел и команд образуются различным образом, то формирование команд осуществляется специальным экстракодом, который учитывает все особенности, вызванные наличием совмещения в работе узлов машины. Для принудительной пересылки содержимого буфера записи в МОЗУ могут быть использованы команды записи по тумблерным адресам, т.к. тумблерные адреса исключены из сравнения.

Для передачи с ПР в АУ команды записи с несовпавшим адресом необходим свободный регистр в буфере записи, что указывается единичным выходом усилителя РБАЗ. Прием адреса в БАЗ не должен пройти раньше передачи команды в АУ, т.к. иначе заполнение БАЗ может погасить усилитель РБАЗ для организации пересылки в МОЗУ. Гашение усилителя РБАЗ вызвало бы излишнюю задержку передачи в АУ, т.к. установка РБАЗ происходит по сигналу приема адреса записи на ВРАМ. При совпадении адресов передача команды в АУ не задерживается условием наличия свободного БРЗ, но перезапись адреса в БАЗ попрежнему зависит от сигнала наличия свободной линейки в БАК.

Из сказаного следует, что передача операции в АУ и адреса в БАЗ происходит одновременно и обуславливается наличием свободной линейки в БАК и свободного регистра в буфере записи для операций с несовпавшим адресом.

4.20. Организация записи в МОЗУ

При заполнении старшего регистра БАЗ таблица старшинства укажет номер следующего регистра, содержимое которого должно быть передано в МОЗУ. Сигнал требования передачи адреса записи на ВРАМ возникает при нулевом состоянии усилителя РБАЗ и свободы нужного блока памяти. Содержимое соответствующего регистра БРЗ подключается к выходному регистру записи хранящими усилителями ВТЗ (Б), на которые передаются значения усилителей ВТЗ . В случае внешнего обращения к выходному регистру записи может быть подключен обменный регистр.

На рис. 2.7. приведены блок-программа работы буфера записи.

Блок управления обращением к памяти

4.21. Основные функции блока. В БЭСМ-6 предусмотрена возможность подключения максимально восьми блоков МОЗУ, емкостью 4096 слов каждый. Номер блока МОЗУ при обращении определяется тремя младшими разрядами адреса.

В машине осуществлена система, при которой обращения к разным свободным блокам осуществляются последовательно с интервалом не менее чем в три такта.

Последовательный запуск блоков МОЗУ осуществляется через один общий выходной регистр адресов, а прием информации из МОЗУ происходит на один общий выходной регистр памяти, откуда информация рассылается в соответствующие регистры. При одновременном поступлении нескольких запросов на обращение схема приоритета устанавливает следующий порядок поступления адресов на выходной регистр - ВРАМ:

а). адрес внешнего обращения
б). адрес блока ПР
в). адрес блока СчАС
г). адрес блока БАЗ

Помимо обеспечения приоритета адресов, блок управления обращения к памяти - УОП-осуществляет:

а). выдачу адреса и управляющих сигналов в МОЗУ;
б). имитацию цикла обращения к памяти и выработку временных сигналов;
в). Прием считываемой информации в соответствующий буферный регистр.

4.22. Управление пуском блоков МОЗУ (регистр ВРАМ). Прием адресов из различных блоков обеспечивают сигналы ПАВ, ПАПР, ПАК и ПАЗ, запускающие цепочку полутактов ЦВА. Цепочка ЦВА синхронизирует работу регистра ВРАМ. Условием свободы регистра является логическое произведение сигналов $\overline{ЦВА1}\cdot ЦВА3^{0}$, которое обеспечивает трехтактный цикл работы. Сигналы приема адреса транслируются в соответствующие устройства для гашения отработанного требования обращения к памяти.

В машине принята полистовая структура памяти. Пять старших разрядов адреса указывают номер листа (страницы). При выдаче адреса в МОЗУ может происходить изменение номера листа. Это осуществляется в блоке УОП схемой замены адресов программных страниц. Дешифратор номера страницы подключает один из тридцати двух пятиразрядных регистров приписки к ВРАФС, содержимое которого и задает физический адрес страницы. При отключении схемы приписки, что указывается состоянием шестнадцатого разряда ВРАМ, на ВРАФС принимаются старшие разряды регистра ВРАМ. В этом случае физический адрес совпадает с программным.

Итак, первые три разряда адреса задают номер блока памяти, младшие семь разрядов адреса, поступающего в МОЗУ, определяются непосредственно состоянием 44I0 разрядов ВРАМ, а старшие пять разрядов - содержимым регистра ВРАФС.

Сигнал ЦВА1 запускает в стойке БРУС управляющую цепочку полутактов У1, У2, У3, которая, дешифрируя младшие три разряда ВРАМ, вырабатывает сигнал пуска соответствующего блока МОЗУ.

При обращении по записи выдается сигнал ЗпМ, определяемый усилителем Зп(ВРАМ), и подключается к выходному регистру записи старший из регистров БРЗ или, в случае внешнего обращения, обменный регистр устройства УКУ.

Длительность сигналов, посылаемых в блок МОЗУ (Пуск, ЗпМ, А) равна минимально допустимой длительности сигнала, посылаемого по кабелю - I00 нсек. Хранение этой информации в блоках МОЗУ обеспечивается сигналами блока УОП.

4.23. Управление блоками МОЗУ (счетчики тактов). Работа схем МОЗУ не синхронизируется тактирующей серией и это не позволяет получать необходимые временные сигналы непосредственно из блоков памяти. Поэтому, блок УОП вырабатывает следующие сигналы:

I. Сигнал занятости($\overline{РПi}$) блока МОЗУ при отработке обращения.

2. Сигнал, обеспечивающий хранение адреса и числа в регистрах (РПi) блока МОЗУ на время обращения.

3. Сигналы окончания циклов выборки и обращения.

Каждому блоку памяти в УОП соответствует счетчик тактов и хранящая пара из усилителей РПi, СчТi. Любая из этих пар усилителей может находиться в одном из двух состояний (см.табл. 4.4). Отсутствию отрабатываемого обращения соответствует первая строка, а вторая соответствует отработке обращения. Работа счетчика тактов разрешается нулевым выходом усилителя СчТi . Единичный выход усилителя РПi является сигналом, обеспечивающим хранение адреса и записываемого числа в блоке МОЗУ. Длительность сигналов хранения должна обеспечивать процессы записи или регенерации кода. Нулевой выход усилителя РПi служит сигналом занятости данного блока. Установка конкретной пары в рабочее положение осуществляется выходом дешифратора трех младших разрядов ВРАМ, простробированного сигналом ЦВА1Ф. Окончание работы счетчиков происходит по истечении I7 тактов, определяемое схемой совпадения на входе усилителей СчТi. Этот цикл работы счетчика и дополнительная задержка в 3 такта от окончания счета до отработки повторного запуска имитирует двухмикросекундный цикл обращения.

4.24. Управление приемом из памяти. Для организации совмещенной работы блоков МОЗУ необходимо сохранить для каждого запущенного блока служебную информацию, необходимую для осуществления приема считанного слова в определенный регистр.

Обращение по считыванию возможно за операндом для АУ, за командой и по обмену с внешними устройствами. Операнды принимаются в один из четырех регистров БРЧ, команды в один из четырех регистров БРС, а слово, вызванное по внешнему адресу, поступает на обменный регистр. Следовательно, в число запоминаемых признаков должны входить информация о запрашивавшем устройстве и номер регистра.

При появлении сигнала окончания времени выборки (ТГι) запускается схема управления приемом из блоков МОЗУ, синхронизируемая цепочкой полутактов ЦПП. Служебная информация счетчика тактов пересылается в схему управления приемом для определения регистра, принимающего считываемое слово. Дешифратор номера регистра стробируется сигналом УХРУ(Б):

$$УХРУ(Б) = УХРУ(Б) \cdot к + ЦППЗ\phi \cdot С$$

Момент ЦППЗ выбран так, что к моменту сигнала приема в соответствующий буферный регистр на выходном регистре памяти в устройстве БРУС кончатся переходные процессы смены кода.

Подключение блока МОЗУ к выходному регистру памяти обеспечивается сигналом ВЧМ, длительность которого должна быть не менее трех тактов. Длительность сигнала ВЧМ учитывает время распространения сигнала подключения от стойки УУ до стойки МОЗУ и время распространения считанного числа до стойки БРУС.

Прием ведется по последней, шестой площадке работы цепочки ЦПП. Эта минимально возможная длительность работы схемы приема из памяти определяет предельную частоту последовательного запуска разных блоков МОЗУ.

По нулевому программному адресу всегда выбирается нулевой код, а по адресам 00001 ÷ 00007, идущих с блокировкой приписки, находятся тумблерные регистры ~~клавиатуры~~ пульта панели управления. При появлении на ВРАМ адреса клавишного регистра блокируется запуск памяти и при обращении по считыванию подключается соответствующий клавишный регистр к выходному регистру памяти. Запись по тумблерным адресам используется только как вспомогательная операция при необходимости переслать содержимое буфера записи в память.

Блок УОП вырабатывает сигналы, устанавливающие усилители готовности считанного слова в блоках, обращавшихся к памяти. Моменты появления этих сигналов выбраны таким образом, что задержка установки усилителей готовности слова (УГС, УГЧ), по которым происходит выработка сигналов приема кода, учитывает время распространения кодов до устройств, исходя из нормы в 100 нсек на пассивную цепь: кабель, УК, УР.

Временные диаграммы работы блока УОП для различных случаев приведены в ИЬ3.057.001 Д2 (лист 1÷5).

4.25. Работа с 1, 2, 4 блоками МОЗУ. Изменение числа подключаемых к машине блоков МОЗУ (1,2,4,8) осуществляется специальными сигналами из стойки БРУС. Эти сигналы управляют вентилями на входе усилителей требований и вентилями выдачи в МОЗУ управляющих сигналов.

Для иллюстрации принципа подключения меньшего количества блоков рассмотрим подключение четырех блоков МОЗУ.

Выбор запускаемого счетчика производится обычно, но в схеме УОП учитывается, что, например, нулевой и четвертый счетчики тактов соответствуют одному и тому же физическому блоку. Это означает, что запуск одного блока управляется состоянием двух усилителей РП (РПι и РПι+4). Управляющие сигналы, поступающие в один блок, вырабатываются запущенным счетчиком (СчТι или СчТι+4). При уменьшении количества блоков каждому блоку МОЗУ соответствует большее число счетчиков.

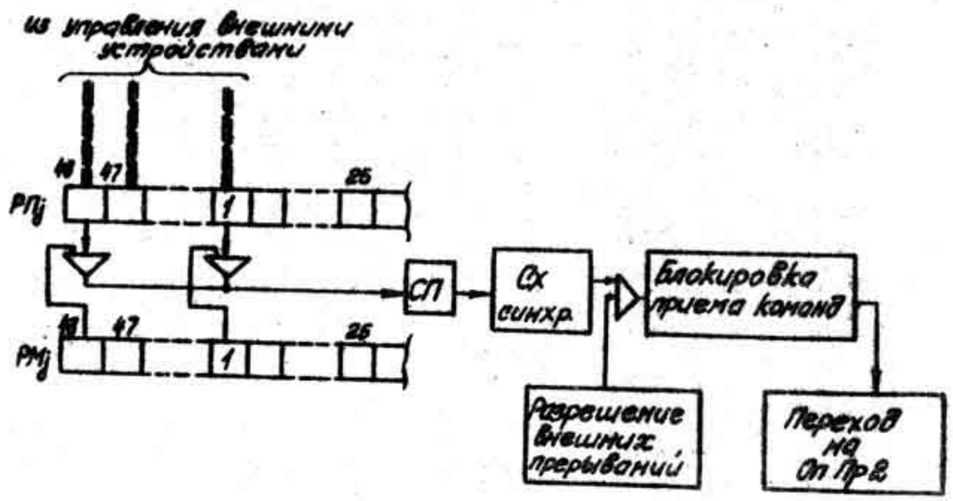
Уменьшение числа страниц памяти при уменьшении числа блоков МОЗУ должно отражаться в регистрах приписки и защиты.
Так как набор регистров приписки и разрядов регистров защиты рассчитан на 32 листа или на 8 кубов, то предполагается, что управляющая программа, зная сколько кубов МОЗУ в данном комплекте машины, закрывает листы, соответствующие несуществующим кубам. Например, можно представить, что для 4-х кубов в регистрах приписки, относящихся к 16_{10}-31_{10} листам, всегда нули, а в разрядах регистра защиты, относящихся к 16_{10}-31_{10} листам всегда единицы. Для уменьшенного числа кубов при выдаче адреса в блок МОЗУ в старшие разряды передаются младшие разряды (через блок "затычку" на БРУС"е). На схемы защиты и приписки старшие разряды адреса математика (с ВРАМ"а) поступают всегда одинаково, независимо от числа кубов, минуя блок переключения.

Описание схемы прерывания и сигналов прерывания

4.26. Общее описание внешних прерываний. Систему прерывания с точки зрения предъявляемых требований можно рассматривать как систему внешних прерываний и систему внутренних прерываний. Хотя во многом системы совпадают, существуют определенные особенности, которые необходимо подчеркнуть.

Асинхронные сигналы прерываний внешних устройств собираются на регистр прерывания, который расположен в БРУС"е. Сигналы поступают из управлений внешними устройствами в (25 ÷ 48) разряды регистра прерывания. (Для управления печатью и вводом с перфоленты непосредственно из БРУС"а могут использоваться I0,II,I8,I9 разряды регистра прерывания). Эти разряды регистра прерываний маскируются разрядами регистра маски. Если необходимо разрешить некоторые прерывания, то в соответствующих разрядах регистра маски записываются единицы. Все маскируемые прерывания собираются в один сигнал СП, который из БРУС"а поступает на схему синхронизации УУ. Если внешние прерывания разрешены ($\overline{БлПр}$), то внешнее прерывание блокирует прием нового слова на РК, ждет довыполнения предыдущих команд на РР, ПР и в АУ и выполняет операцию внешнего прерывания (ОпПр2), которая передает управление на фиксированную ячейку (50I). (Рис4.15).

Начиная от момента блокировки приема нового слова на РК (БлПРК) до перехода на ОпПр2, внешнее прерывание ожидает довыполнения предыдущих команд. Если не ожидать довыполнения команд и выполнить ОпПр2, осуществляющую запоминание адреса возврата в М27 и передачу управления на программу внешнего прерывания, то ПР и АУ,в момент передачи управления, заняты командами прерванной программы. Эти команды могут вызвать внутреннее прерывание и операцию внутреннего прерывания (ОпПрI). ОпПрI также запишет адрес возврата в М27, таким образом, адрес возврата для программы, прерванной внеш-



Примеры разрядов внешних прерываний.

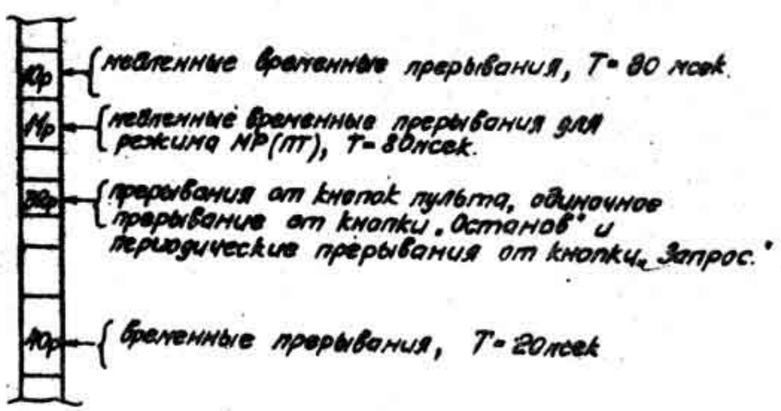


Рис. 4.16

ним прерыванием, будет потерян.

4.27. Маскирование внешних прерываний. Регистр маски обеспечивает гибкое управление внешними прерываниями. (Блокировка прерываний осуществляется записью нулей в соответствующие разряды регистра маски). Но в некоторых случаях, когда требуется замаскировать все внешние прерывания, неудобно работать с регистром маски, т.к. для этого надо записать содержимое сумматора в некоторую ячейку, очистить сумматор и записать сумматор в регистр маски. Кроме того, необходимо иметь дубликат регистра маски в памяти, т.к. с регистра нельзя считать код.

В момент перехода на ОпПр2 требуется аппаратно блокировать все внешние прерывания, в противном случае неизбежны потеря адреса возврата, признаков прерванного режима и зацикливание на ОпПр2. Действительно, ОпПр2 записывает адрес возврата в М27 и признаки в М23, поэтому перед следующей ОпПр2 необходимо запомнить содержимое М27 и М23. Если же не блокировать внешние прерывания, то от одного разряда прерывания возникнет несколько ОпПр2. Содержимое М27 и М23 будет затерто новыми записями от последующих ОпПр2. Причем, следующее слово после ОпПр2 никогда не выполняется, т.к. перед ним опять перейдем на ОпПр2 и т.д. Если не вводить блокировку всех внешних прерываний, то возникают сложности с восстановлением регистров при возврате на прерванную программу. Поэтому имеется усилитель блокировки всех внешних прерываний (БлПр). Этот усилитель устанавливается в ОпПр2, в ОпПрI, и в 9; в режиме супервизора усилитель БлПр может быть установлен или погашен программой как IIр МI7.

4.28. Общее описание внутренних прерываний. Необычные ситуации, которые возникают в процессе выполнения программы, относятся к внутренним прерываниям.

При обработке команд, на любом из уровней может возникнуть ситуация, требующая прерывания.

Сигналы прерывания в определенный момент устанавливают блокировку дальнейшего выполнения команды. Момент установки блокировки выбирается так, чтобы успеть предотвратить нежелательные действия команды, вызывающей прерывание. Командам, предшествующим данной команде, предоставляется возможность довыполниться. Как известно, команда частично выполняется на каждом из уровней и общее выполнение команды характеризуется теми уровнями, на которых побывает команда в процессе выполнения. Если команда вызывает прерывание, то блокируется ее частичное выполнение на том уровне, на котором она находится, и блокируется передача команды на следующий уровень для дальнейшего выполнения.

Для того, чтобы проиллюстрировать различные варианты довыполнения команд и запросов на прерывание на разных уровнях, приведены блок-программы на рис.4.16 и 4.17 При этом под запросом на прерывание понимаются сигналы, устанавливающие блокировку. Каждая блокировка объединяет определенную группу сигналов. (СПА не является блокировкой, но безусловно устанавливает БлПРК).

БлВРР объединяет сигналы прерывания:

по защите памяти при выборке команды - Защ.АК;
по запрещенной команде - ЗКом;
по контролю команды - ИК;
по совпадению адреса команды с содержимым М28 - Ост.КМод;

БлВРР блокирует прием следующей команды на РК и РР и выдачу кода с РР.

БлВПР объединяет прерывания:

по защите памяти при обращении за числом - Защ.АЧ;
по совпадению адреса числа при записи с М29- Ост.АЗпМ;

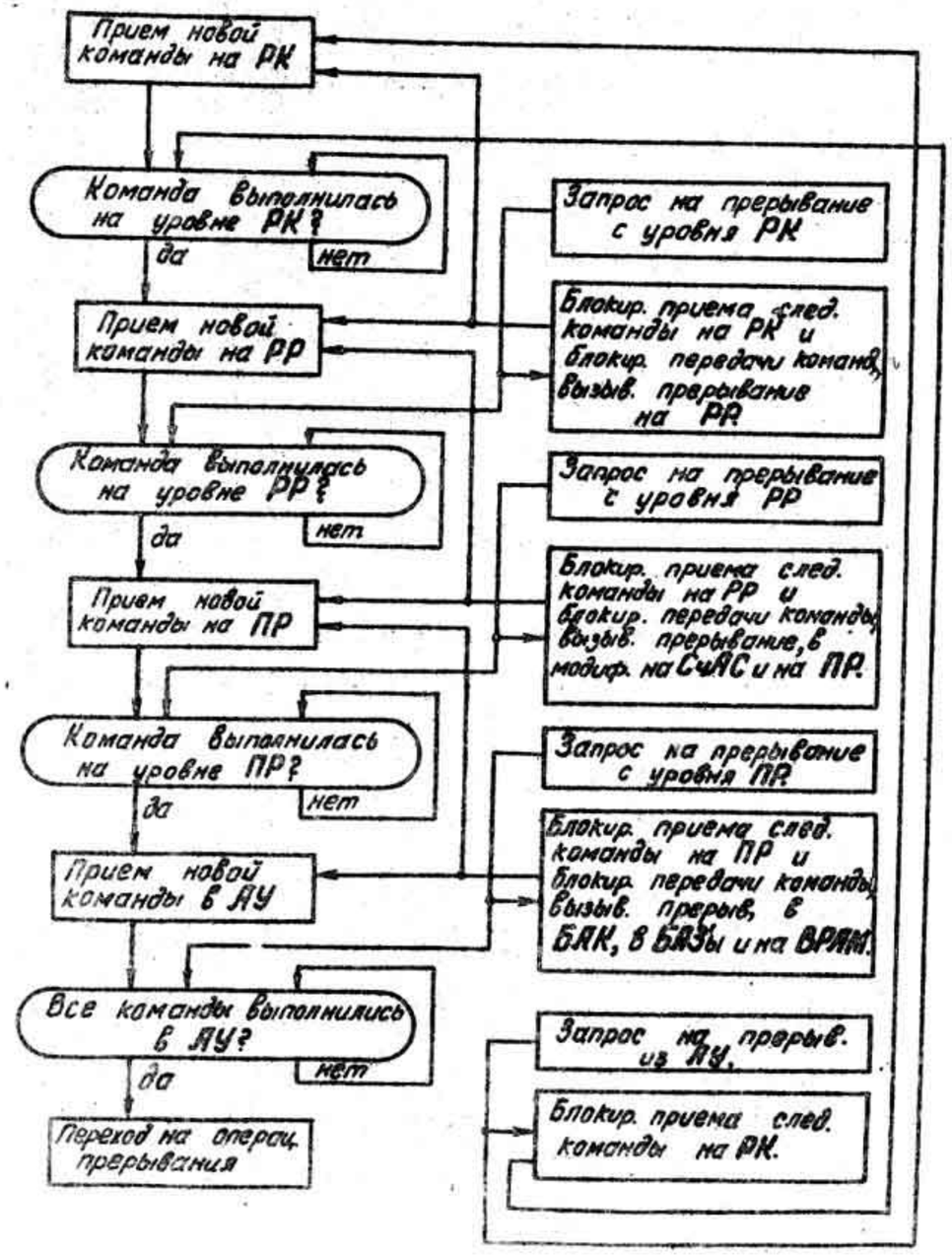


Рис 4.16

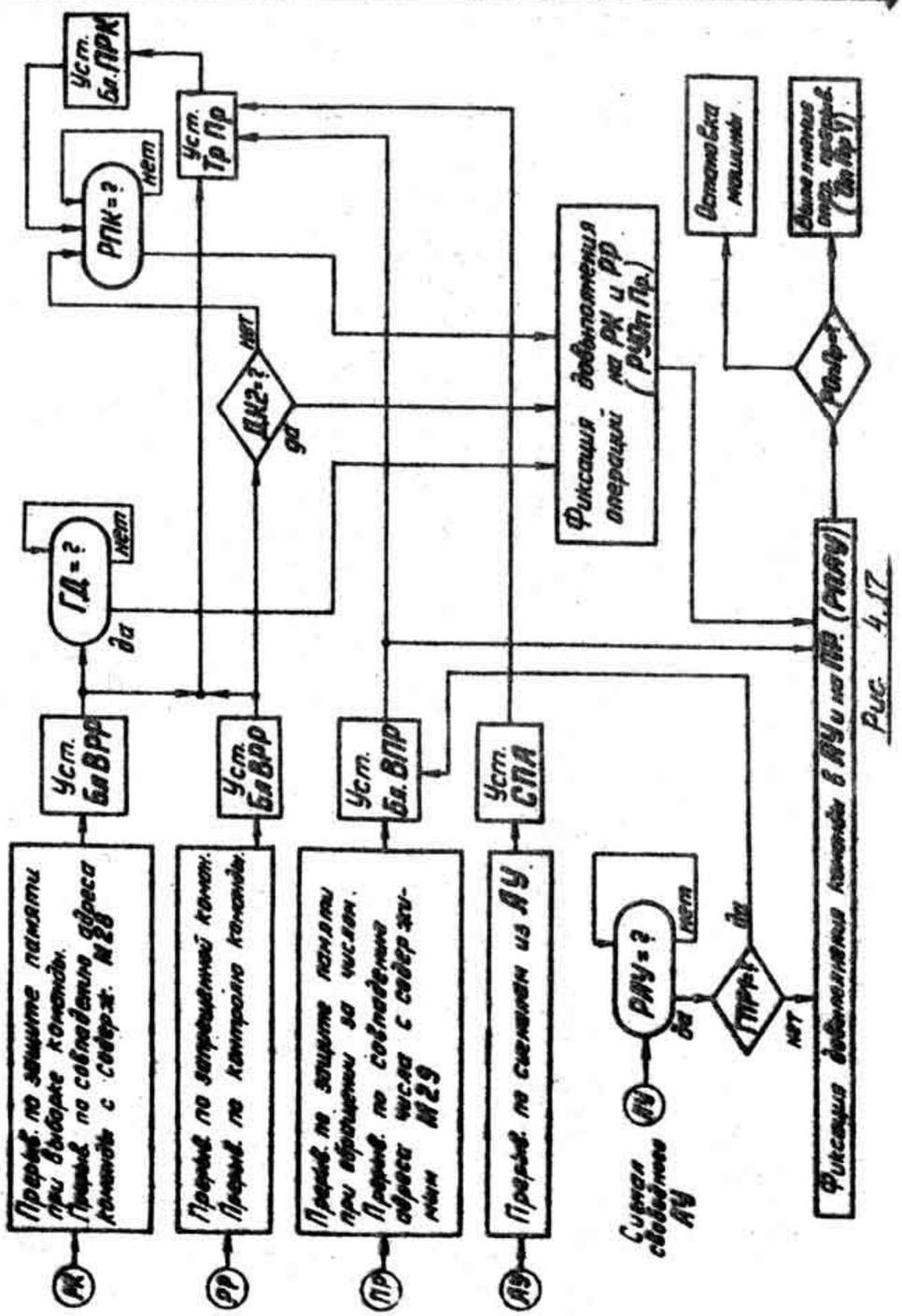


Рис. 4.17

по совпадению адреса числа при считывании с М29 - Ост.АСчМ;

БлВПР блокирует прием на РР и выдачу кода с ПР.

СПА объединяет прерывания:

по переполнению порядка числа,
по делению на ноль,
по контролю числа.

4.29. Прерывание по защите памяти при выборке команды. Схема замены адресов программных страниц используется для защиты по адресу команды. Если в режиме рабочей программы пять старших разрядов адреса, принятого со СчАС'а на ВРАМ, определяют регистр приписки, во всех 5-ти разрядах которого нули, то в момент ЦВА4 может возникнуть сигнал защиты по адресу команды (Зап.ВРАМ^0). Сигнал защиты стробируется ЦВА5 и устанавливает либо БКП7, либо (через усилитель хранения сигнала защиты УХЗ) БКВ7, в зависимости от того, какой уровень занимает слово, адрес которого принят на ВРАМ. (Если установлен БКП7, то в соответствующий момент БКП7 передается на БКВ7; таким образом, при перемещении с уровня на уровень слово сопровождается признаком защиты). Когда левая команда слова (с признаком защиты) принимается на РК, то сигнал ПРОп опрашивает БКВ7 и устанавливает БлВРР, блокирующий поступление этой команды на РР. Таким образом, команда, считанная из защищенного листа, не выполняется.

Шестнадцатый разряд адреса слова (команды) управляет блокировкой защиты адреса команды, т.е., если ВРАМ16 в единице, то блокируется сигнал защиты по командам (Зап.ВРАМ^0).

В режиме супервизора I6рСчАС'а всегда в "I", следовательно, все обращения за командами идут без защиты (I6рСчАС'а —→ I6рВРАМ'а). Кроме того, ВРАМ16 блокирует схему

замены адресов программных страниц, т.е. адрес на ВРАМ6 является физическим адресом.

При всех приемах адреса БАВ"а на ВРАМ устанавливается ВРАМ16; поэтому, хотя при внешнем обращении через ВРАМ могут проходить адреса команд из закрытых страниц (слов), БКП7 или БКВ7 никогда не установятся в "1". Блокировка защиты по командам при внешнем обращении или в режиме супервизора основывается на безошибочно составленной управляющей программе.

4.30. П р е р ы в а н и е п о з а п р е щ е н н о й к о м а н д е. В режиме рабочей программы коды операций 32, 002, 032, 033, 046, 047 не должны использоваться. Коды 32, 002, 032, 033 определяют команды ВП, ЗпР(ОР), ОВУ. Эти команды изменяют режимы выполнения программы, управляют обменом с внешними устройствами, поэтому целесообразно разрешить их выполнение только в режиме супервизора. Коды 046, 047 не используются для кодирования операций, появление кодов несуществующих операций вызвало бы ~~неправильную работу дешифраторов и~~ останов машины (в момент, когда эта операция должна была бы выработать СНОП). Попытка использования одного из кодов в режиме рабочей программы вызывает установку БлВРР и переход на прерывание по запрещенной команде. Команда, вызывающая прерывание, в большинстве случаев блокируется на РР, за исключением команды ВП, которая блокируется на РК. Такая особенность блокировки команды ВП объясняется сложностью блокировки команды ВП на РР.

4.31. П р е р ы в а н и е п о к о н т р о л ю к о м а н д. Каждая команда принимается на РК вместе с контрольным разрядом РК25. Левая команда (вместе с контрольным разрядом) всегда имеет четное число единиц, а правая команда - нечетное. Команде, принятая на РК, поступает на входы схемы свертки. Результат свертывания подается на

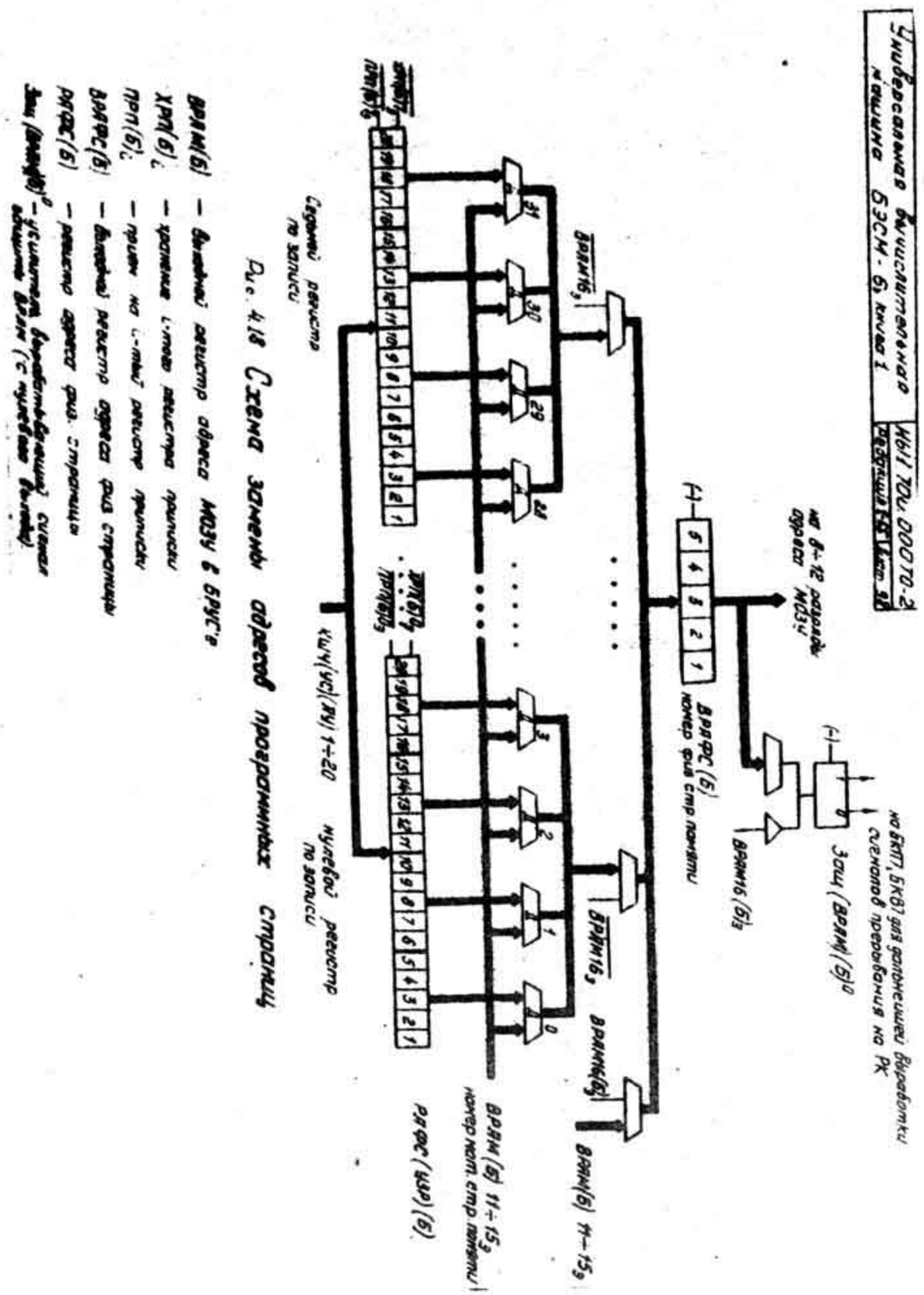


Рис. 4.18 Схема замены адресов программных страниц

схему прерывания, которая определяет соответствует ли результат свертывания контрольному разряду, в случае несоответствия устанавливает усилитель БлВРР и переходит на прерывание по контролю. Схема свертки представляет из себя трехступенчатый дешифратор с временем срабатывания 3 полутакта. Для команд, выполняющихся на РК за 3 такта, сигнал схемы свертки появляется в момент приема команды на РР. Если команда вызывает прерывание по контролю, то ее выполнение на РР полностью блокируется (БлВРР), т.е. команда не может изменить состояние модификаторов, счетчика адресов слов, промежуточного регистра.

4.32. Прерывание по совпадению адреса команды с содержимым М28. Если адрес СчАС'а совпадает с содержимым М28, то вместе с заполнением БКП1, БКП2 устанавливает признак БКП5. Признак БКП5 сопровождает команды и передается на БКВ5. При приеме левой команды на РК, ПРОп опрашивает БКВ5 и устанавливает БлВРР. Команда не принимается на РР, но используя тумблера СБ(ИТ) и ТП(ПТ), можно погасить БлВРР и разрешить дальнейшее выполнение.

4.33. Прерывание по защите памяти при обращении за числом. Вся оперативная память (~32 тысячи слов) поделена на 32 страницы (по 1024 слова в каждой). Каждой странице соответствует разряд регистра защиты. Единица в j-разряде регистра защиты определяет, что j-страница памяти защищена по обращению за числом. Конструктивно регистр защиты выполнен в виде четырех восьмиразрядных регистров. Запись кода в эти регистры осуществляется из 21 по 28 разрядов сумматора АУ. Каждый регистр защиты имеет свой адрес в команде ВпР(ОР): 0030, 0031, 0032, 0033. (см.схему защиты памяти при обращении за числом рис.4.19).

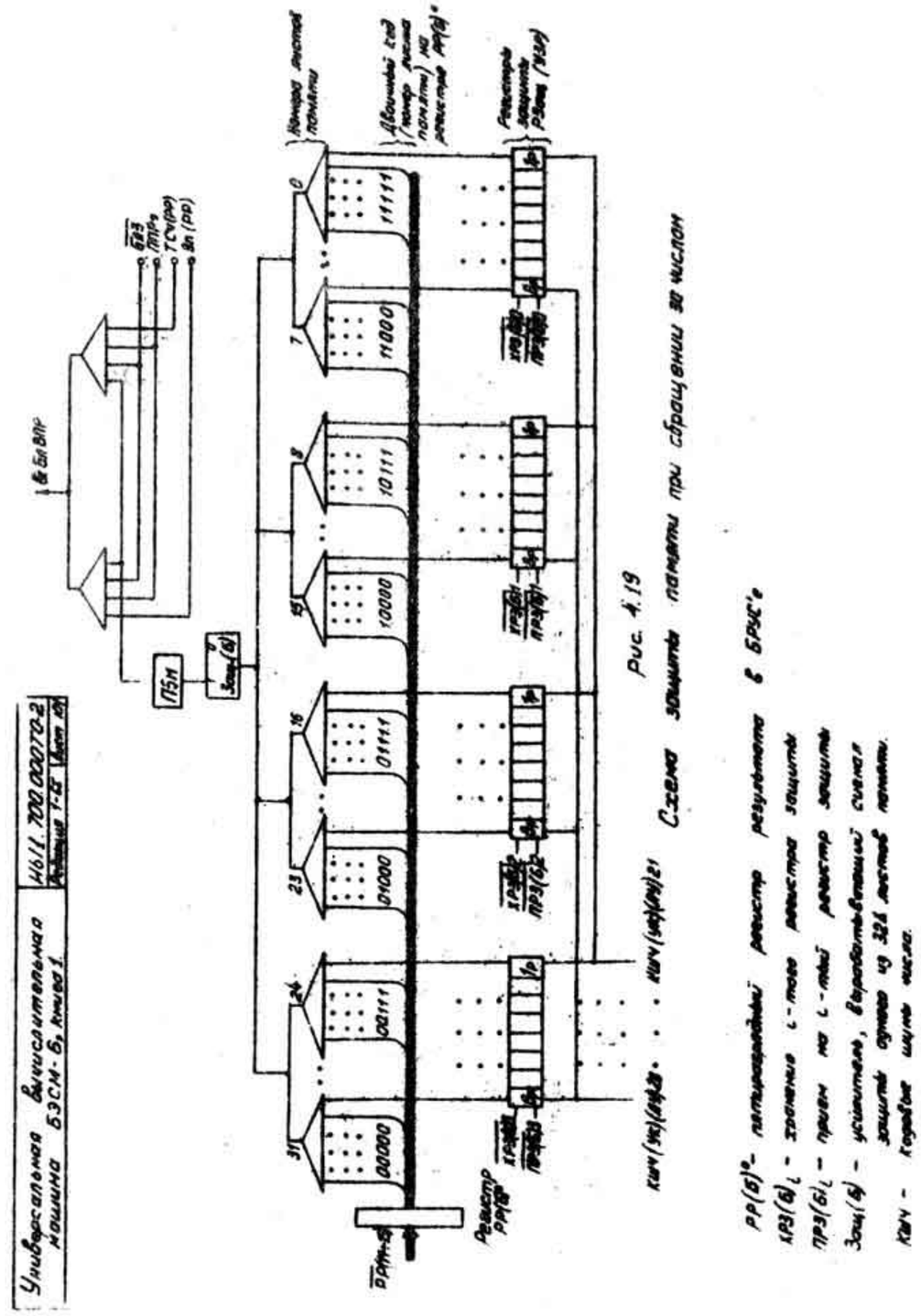


Рис. 4.19

РР(6) – пятиразрядный регистр результата в БРУС'е.
КРЗ(6) – восемь с-ных регистров защиты.
ПРЗ(6) – один на 1-ый регистр защиты.
Зощ(6) – усилитель, вырабатывающий сигнал защиты одного из 32 листов памяти.
КЧЧ – коробка чтения числа.

При этом разряды регистров защиты, с точки зрения соответствия их страницам памяти, пронумерованы подряд, т.е. в регистре 0030 находятся разряды для 0÷7-ой страницы, в регистре 0031 - для 8÷15, 0032 - для 16÷23, в 0033 - для 24 ÷ 31.

Когда адрес считываемого или записываемого операнда принимается на РР, то пять старших разрядов адреса являются номером страницы и, соответственно, номером разряда в регистрах защиты. Если выбранная страница защищена, то через 1 такт, после приема кода на РР, появляется сигнал защиты по адресу числа Зац(Б). При максимальной скорости прохождения команд через блок РР, сигнал Зац(Б) появляется в момент приема команды на ПР. Поэтому Зац(Б) стробируется сигналом ППР и может установить БлВПР, если нет блокировки защиты по адресу числа (БлЗ). БлВПР блокирует прием команды в БАЗ"ы, БАК и ВРАМ.

Блокировка защиты по адресу числа (БлЗ) может быть установлена как в ОпПр и В, так и командами обращения к модификаторам в режиме супервизора, т.к. усилитель БлЗ является 2рМ17.

4.34. Прерывание по совпадению адреса числа с содержимым М29. Адрес числа (на РР) сравнивается с содержимым М29. Усилители сравнения АС6 и ВС6 фиксируют случай совпадения через 1 такт после приема кода на РР. Для того, чтобы показать, что в М29 помещен адрес числа при записи, необходимо усилитель Зп(М29) установить в "1". Нулевое состояние усилителя Зп(М29) обозначает, что в М29 находится адрес числа при считывании. Если тип операции уровня РР, т.е. Зп(РР) или ТСч(РР), совпадает с операцией, определенной состоянием усилителя Зп(М29), а адрес числа на РР совпадает с содержимым М29, то в момент ППР устанавливается БлВПР. (При максимальной скорости прохождения команд через РР, сигнал совпадения появляется только в момент приема совпавшего адреса на ПР).

4.35. Прерывание по сигналам из АУ. Все случаи арифметических прерываний объединяются сигналом СПА в УУ (или УПр в АУ). СПА безусловно устанавливает блокировку приема кода на РК (БлПРК). Новые команды на РК не принимаются, все команды на остальных уровнях довыполняются, после этого следует переход на ОпПрI. Два прерывания в АУ, деление на ноль и переполнение порядка - могут быть замаскированы с помощью команд РК или РА.

4.36. Выдача сигналов внутреннего прерывания на регистр прерывания. Все сигналы внутреннего прерывания выдаются на регистр прерывания (РПр) в 1÷9; 12÷17; 20÷24 разряды. Эти разряды носят чисто информационный характер и не связаны со схемой выработки внешнего прерывания.

Разряды регистра прерывания для внутренних прерываний обозначают:

~~24р РПр = 1 ВОст - аварийный останов машины, если в РегПрI возникает внутреннее прерывание.~~

23р РПр = АВП
22р РПр = УДО
21р РПр = УПр(АУ)
} для прерываний по АУ.

Причина прерывания по АУ определяется по всем трем разрядам:

если переполнение, то $\overline{23р}\cdot 22р\cdot 21р$
если деление на ноль, то $23р\cdot 22р\cdot 21р$
если контроль числа, то $\overline{23р}\cdot\overline{22р}\cdot 21р$

(Для случая контроля числа 4р РПр показывает, было ли считано из МОЗУ - $4рРПр$, было ли считано из БРЗ - $\overline{4рРПр}$, а 3рРПр, 2рРПр, 1рРПр показывают номер блока МОЗУ или номер БРЗ).

20р РПр = Зац АЧ, прерывание по защите адреса числа; номер закрытого листа, к которому обращались за числом, хранится в 9,8,7,6,5 РПр;

I7р РПр = Ост АЗпМ
I6р РПр = Ост АСчМ } прерывания по совпадению адреса числа с модификатором при записи или считывании;

I5р РПр = КК ,прерывание по контролю команды;

~~I3р~~ I4р РПр = Запр К, прерывание по запрещенной команде;

~~I4р~~ I3р РПр = Защ АК, прерывание по защите адреса команды; номер закрытого листа определяется по пяти старшим разрядам адреса возврата;

I2р РПр = Ост К Мод, прерывание по совпадению адреса команды с модификатором.

Все сигналы выдаются из УУ и АУ в БРУС по кабелям. Для передачи сигналов по кабелю необходимо, чтобы их длительность была не менее I такта (I00 нсек). Именно этим требованием объясняется некоторая сложность вентилей выдачи. 23,22,2I,4,3,2,I разряды регистра прерывания ~~выдаются~~ устанавливаются из стойки АУ, остальные ~~сигналы выдаются~~ из стойки УУ.

4.37. Определение причины прерывания и адреса возврата. В момент прерывания на регистре прерывания может быть установлено несколько разрядов, связанных с причинами прерывания. Разряды регистра прерывания объединены по группам, соответствующим тем уровням машины, на которых возникают сигналы прерывания: АУ, ПР, РР, РК. Причем уровню, на котором находится команда, выбранная ранее других, соответствует группа более старших разрядов. Каждая группа разрядов определяет прерывания, вызванные одной командой.

I группа прерываний АУ: 23,22,2IрРПр;
II группа -"- ПР: 20,I7,I6рРПр, т.е. Защ АУ, ОстАЗпМ, Ост АСчМ;
III группа -"- РР: I5,I4рРПр, т.е. КК, ~~ЗапрК;~~ Защ. АК
IV группа -"- РК: I3,I2рРПр, т.е. ~~ЗащАК~~, ОстКМод. Запр. К

Предполагается, что, в основном, управляющая программа при прерывании выбирает самую старшую группу, анализирует прерывания, связанные с командой, соответствующей старшей группе, а прерывания в младших группах, в основном, могут игнорироваться анализирующей программой.

Во многих случаях внутреннего прерывания необходимо прерванную программу начать с команды, вызвавшей прерывание. Поэтому необходимо не только блокировать дальнейшее выполнение команды, но и восстановить то, что данная команда успела изменить в процессе предварительного выполнения. Для восстановления измененного счетчика магазина и режима ПрИКа были введены специальные схемы. Счетчик магазина восстанавливается при выполнении операции прерывания. Режим ПрИКа запоминается на специальных усилителях до конца выполнения команды, формирование адреса которой осуществлялось в режиме ПрИКа. Если эта команда вызовет прерывание, то состояния этих усилителей фиксируются операцией прерывания в 5рМ23. Для повторения команды необходимо также знать ее адрес. По разрядам регистра прерывания, М27, М23 (9 и I0 разряды), с помощью "Таблицы определения адреса возврата при внутреннем прерывании" можно определить адрес команды, вызвавшей прерывание (за исключением прерывания по АУ). В случае прерываний по АУ довыполняются команды, находящиеся на РК, РР, ПР, БАКЪ, и информация, необходимая для вычисления адреса, в памяти не сохраняется (таблица 45)

4.38. Режимы выполнения программ. Режим выполнения программы определяется либо как режим рабочей программы, либо как режим супервизора (РС). В режиме супервизора выполняется ряд операций, принципиально недопустимый в режиме рабочей программы. Некоторые операции выполняются по разному, в зависимости от режима. Операции ВП, ЗпР(ОР), ОВУ при использовании в режиме рабочей программы вызывают прерывание.

Таблица 4.5

Таблица определения адреса возврата при внутреннем прерывании

Информация, оставленная прерыванием					Адрес команды, давшей прерывание		Примечание
jр РПр		М27	9рМ23 (ПрК)	10рМ23 (ГД.$\overline{ПК2}$)	Правая (1) или левая (0) команда в слове	Адрес слова	
ЗащАЧ	20	К	0	0	1	К-1	При прерывании по ЗащАЧ номер запрещенного листа в (9р÷5р) РПр
Ост.АЗаМ	17		0	1	0	К-1	
Ост.АСчМ	16		1	0	0	К	
			1	1	1	К-1	
КК	15	К	0	0	1	К-1	
			0	1	Невозможн. случай		
			1	0	0	К	
			1	1	Невозможн. случай		
ЗапрК	13 (1)	К	0	0	1	К-1	
			0	1	1	К-1	
			1	0	0	К	
			1	1	0	К	
ЗащАК	14 (1)	К	0	0	Невозможный случай		При прерывании по ЗащАК номер запрещен. листа в (15р÷11р) адреса.
			0	1	1	К-1	
			1	0	Невозможный случай		
			1	1	0	К	

Операции по обращению к дополнительной группе модификаторов /ПМ(ПИ), ПМ+(СИ), СМ(УИ), СММ(УМ), МС(ВИ), МСМ(ВМ)/ в режиме рабочей программы выполняются так, как если бы обращение шло к модификатору с номером, уменьшенному на 16.

Операции ПА и ПА+ с нулями в 4-х разрядах номера модификатора в режиме супервизора вызывают обращение к МI7. Соответствие разрядов исполнительного адреса команды и МI7 рассматривается в разделе "Семнадцатый модификатор".

РС объединяет режимы:

Режим экстракода Реж.Э

Режим прерывания Реж.Пр

Реж.Э, устанавливаемый операцией экстракод, допускает внешние и внутренние прерывания. Реж.Пр устанавливается ОпПр2 и ОпПр1. Внешние прерывания блокируются обязательно БлПр, а внутренние прерывания вызывают останов машины.

Кратко рассмотрим операции, изменяющие режимы: Э (экстракод), ОпПр (операция прерывания) и ВП (возврат из подпрограммы)

Коды операций 050÷077, 20-2I относятся к экстракодам. Выполнение операции экстракода заключается в следующем:

исполнительный адрес экстракода засылается в МI4;

адрес следующего после экстракода слова заносится в М26;

устанавливаются некоторые разряды МI7: БлП,БлЭ, БлПр;

устанавливается Реж.Э и РС;

осуществляется передача управления по следующим адресам (без приписки, без защиты):

для экстракодов 050÷077 по адресам 550÷577,

для экстракодов 20,2I по адресам 560, 56I

Для того, чтобы программы, использующие команду 33 (Останов), не останавливали машину в мультипрограммной работе, можно превратить 33 (Останов) в экстракод 063. Для этого достаточно отключить кнопку Вкл.Ост(пт) и погасить ПОК.

В случае необходимости остановить машину в мультипрограммной работе можно использовать схему с ПОП, либо с БРО, либо то и другое.

При использовании операции 9 в РС необходимо запомнить предварительно все признаки РС (БлП, БлЗ, Реж.9, Реж.Пр2, БлПр), которые при возврате из 9 придется восстановить с помощью операции ВП и М23.

Обычно запрос на прерывание вызывает операцию прерывания, выполнение которой немного отличается при внутреннем и внешнем запросе.

ОпПр выполняется следующим образом:

а/ гасит РК, УМ, УГМ, УДГМ;

б/ запоминает адрес команды, подключенной к РК в момент прерывания, в М27;

в/ запоминает ряд признаков в М23

jрМ23:	I	2	3	4	5	9	IO	II
признаки:	БлП	БлЗ	РежЗ	РежПр2	ПрИК	ПрК	ГД.ДК2	БлПр

~~Реж.Пр1 не запоминается, т.к. он не может быть прерван.~~

г/ устанавливаются БлП, БлЗ, БлПр, Реж.Пр2 для ОпПр2, ~~Реж.Пр1 для ОпПр1~~, РС;

д/ осуществляется передача управления на 500 для ОпПр1 и на 501 для ОпПр2.

Специальная операция, обычно используемая при возврате из программ прерывания и экстракода, называется ВП. Она может быть записана либо как 03 32 xxxxx, либо как 02 32 xxxxx (адрес несущественен). Управление будет передано по содержимому М26 или М27 соответственно.

В операции ВП разряды М23 устанавливают следующие усилители:

jрМ23:	I	2	3	4	5	9	II
усилители:	БлП	БлЗ	Реж.9 СчАСI6	Реж.Пр2 СчАСI6	ПрИК	ПрК	БлПр

В различных ситуациях упоминались разряды МI7: БлПр, БлП, БлЗ, Зп(М29); смысл остальных разрядов МI7 станет ясным в дальнейшем.

~~Приводится короткая справка о МI7.~~

jрМI7:	I	2	3	4	5	II	I2
признаки:	БлП	БлЗ	ПОП	ПОК	Зп(М29)	БлПр	АвтБ

Ряд исполнительных усилителей режимов, объединенных общим сигналом приема и хранения ПМI7, относится к МI7, обращение к которому разрешено только в РС. В МI7 можно только записывать. БлП, БлЗ, БлПр могут быть установлены специальной командой ОПА XXXXX или ОПА+ XXXXX с единицами в соответствующих разрядах адреса.
ПОП, ПОК, АвтБ, Зп(М29) можно установить только командой СМ(УИ) с единицами в соответствующих разрядах сумматора (РС2).

Важной характеристикой режима выполнения программы является использование схемы замены адресов программных страниц (см.схему замены адресов программных страниц Рис 4.18). Если при обращении в память пять старших разрядов адреса на ВРАМ"е заменяются содержимым регистра замены, то говорят, что выполняется приписка, если - не заменяются, то говорят, что приписка блокируется.

Все адреса обращений в оперативную память имеют шестнадцатые разряды РРI6, ПРI6, РАЗI6, СчАСI6 и ВРАМI6, которые обозначают блокировку приписки. Если адрес обращения является физическим адресом ячейки памяти, то шестнадцатый разряд з "I". В этом случае, при передаче адреса ВРАМ"а в блок МОЗУ, игнорируется содержимое регистра приписки.

В режиме супервизора все обращения за командами выполняются с блокировкой приписки, в режиме рабочей программы все обращения за командами выполняются с припиской.

Обращения за числами могут осуществляться как с припиской, так и блокировкой приписки. Усилитель БлП является признаком блокировки приписки при обращении за числом. Этот усилитель может быть установлен или погашен как I разряд МТ7.

В то же время усилитель БлП безусловно устанавливается в единицу в операциях прерывания и экстракоде.

Т.к. адреса внешних обращений (БАВ) формируются управляющей программой, то любое обращение по адресу БАВ'а выполняется с блокировкой приписки.

Конструктивно 32 пятиразрядных регистра замены объединены в 8 регистров приписки по 20 разрядов в каждом. Запись в эти регистры производится из 20 младших разрядов сумматора командой ЗпР (ОР).

Описание работы с пульта

4.39. Синхронизация сигналов. Для синхронизации сигналов, поступающих несинхронно относительно тактовой частоты машины, используется счетчик и специальные схемы. (Временные диаграммы работы схем синхронизации приведены на рис.4.20и4.21). Каждые 8 тактов счетчик вырабатывает пару импульсов для схемы синхронизации, например, а3 и в4 (или в4 и а4). Импульс в4 опрашивает входной несинхронный сигнал и пытается установить усилитель "разрешения". Следующий через 8 тактов импульс а3 опрашивает усилитель "разрешения". За 8 тактов усилитель "разрешения" с достаточно высокой вероятностью придет к определенному положению - к "0" или к"I".

Если усилитель "разрешения" в "I", то импульс а3 вырабатывает синхронный сигнал.

Если усилитель "разрешения" в "0", то импульс в4 снова опрашивает несинхронный сигнал и т.д. Процесс повторяется пока не выработается синхронный сигнал.

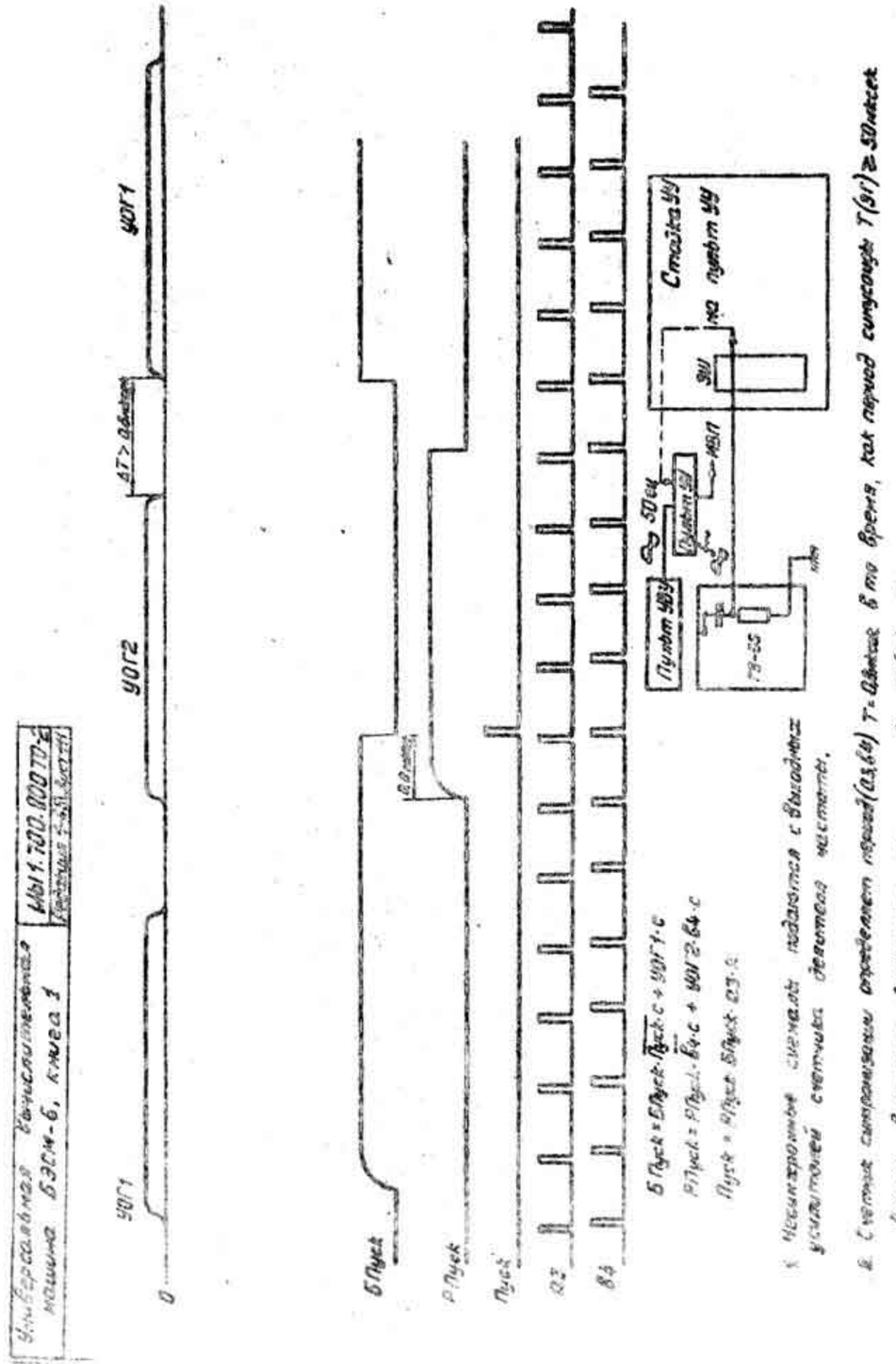


Рис. 4.20

В зависимости от назначения, схемы синхронизации могут вырабатывать либо длинный синхронный сигнал, например, ЦР, либо одиночный синхронный сигнал, например, Пуск (ПТ), ПКТ(пт)

Через схемы синхронизации проходят сигналы от тумблеров и кнопок панели: ЦР(пт), СБ(пт), ПКТ(пт), Пуск (пт), УО(пт), УО(пт)б; от генератора звуковой частоты; сигналы прерывания внешних устройств (СП) со старшей половины регистра прерывания.

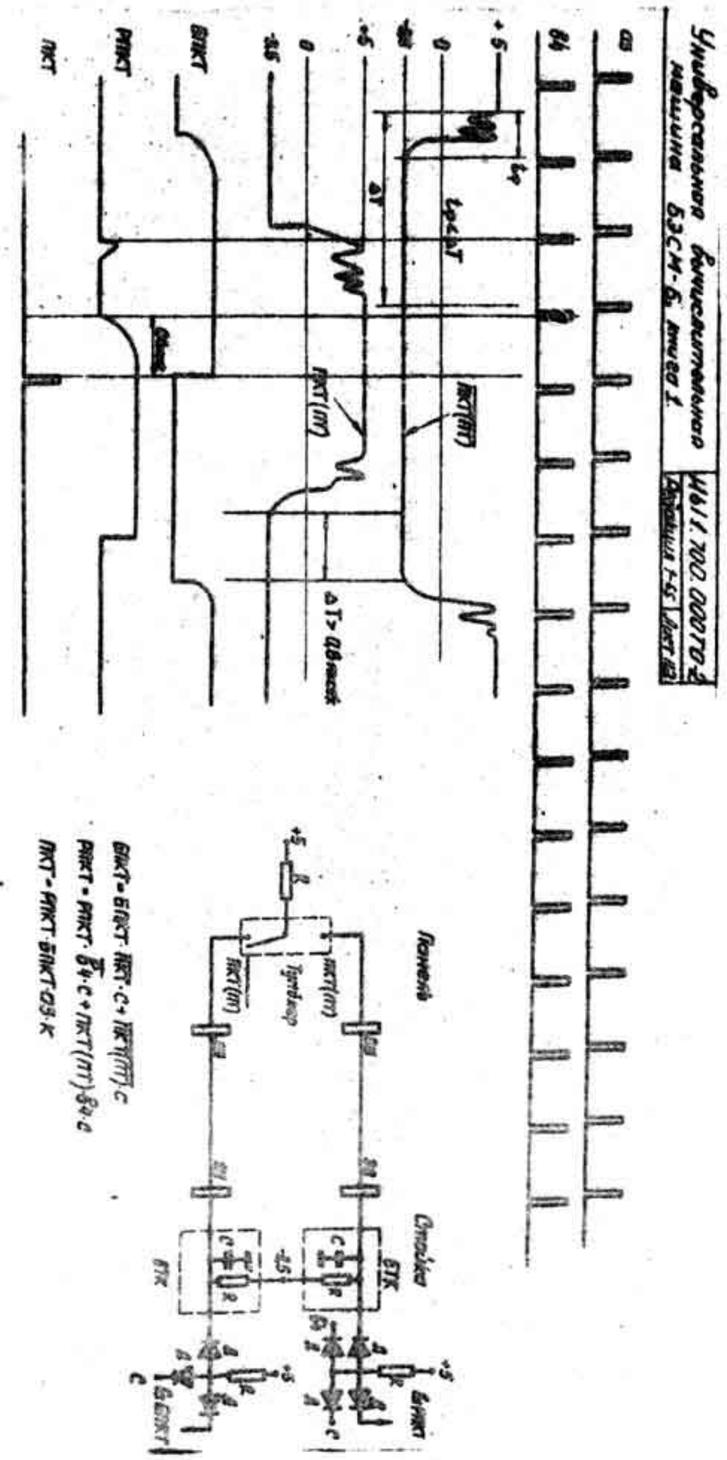
4.40. П у л ь т о в ы е р е ж и м ы в ы п о л н е н и я к о м а н д . ЦР - циклический режим устанавливается при включении тумблера ОР. В ЦРе команда, попадая на РР, устанавливает (по ЦПР I) блокировку приема кода на РР (Бл.РР). Кнопка Пуск сбрасывает БлРР. Таким образом, в ЦР для недвойных команд после выполнения каждой команды происходит останов, при этом следующая команда остается на РК. Для выполнения двойных команд приходится два раза нажимать на кнопку Пуск. (Аналогично для команд в режиме ПрИКа приходится дополнительный раз нажимать на кнопку Пуск).

Авт.Э - устанавливается от переключателя режимов (Авт.Э, Авт, Авт.Б, Авт.Р)

Авт.Э - задает автоматический режим, если программа выполняется в РС, и циклический режим, если программа выполняется в режиме рабочей программы ($\overline{РС}$).

Авт.Э может быть использован при отладке программ в $\overline{РС}$. Все команды программы будут выполняться по одной, при переходе на экстракод или прерывание вся программа экстрайода или прерывания пройдет в автоматическом режиме.

Авт.Б - специальный автоматический режим, в котором следующая команда не принимается на РК до тех пор, пока предыдущая не выполнится полностью (включая АУ). В Авт.Б БАК всегда пустой. Этот режим можно использовать, например, для определения адреса возврата команды, дающей прерывание по АУ.



1. Сигналы ПКТ(пт) и ПКТ(пт) подаются с кнопки панели в машину через коаксиальный разъем на блок БТК, с блока БТК сигнал поступает непосредственно на внешние блоки, которые взаимодействуют с программой, установившейся усилителем.

2. Усилитель РПКТ устанавливается по временному сигналу Ф1, который может попасть на фронт сигнала ПКТ. В результате усилителя РПКТ может оказаться в неопределенном состоянии. За время, меньше 40 нсек, РПКТ подойдет к состоянию 0 или 1. Опрос РПКТ производится сигналом СЗ, т.е. через 80 нсек после сигнала Ф1

4.41. Останови при прерывании. Возможны два типа реакций на внутренние прерывания: либо переход на ОпПрI и РезПрI, либо останов. Для того, чтобы выбрать между остановом и переходом на прерывание, введены специальные усилители, которыми можно управлять и программно.

ПОП - признак останова при любом внутреннем прерывании. Этот признак устанавливается общей установкой нуля и командой СМ(УИ). Если после команды СМ(УИ) одна из команд вызывает прерывание (Бл.ВРР, БлВПР) в УУ, то команда остается в УУ (РК, РР,ПР) и машина останавливается. Если команда вызывает прерывание по АУ, то устанавливается Бл.ПРК и после довыполнения всех команд в УУ и АУ происходит останов.

ПОК - признак останова по контролю команды или по контролю числа. ПОК устанавливается командой СМ (УИ). Если после команды СМ (УИ) одна из команд вызывает прерывание по КК, то она остается на РК. Если число вызывает прерывание по КЧ, то оно остается на ВР.

БРО - блокировка режима останова при прерывании в АУ. Если сбросить БРО командой ЗпР(ОР) 0101, то после команды ЗпР(ОР) при любом прерывании по АУ будет останов. Если установлена маска (БлПр(АУ)) на прерывания по делению на нуль и по переполнению, то прерывание и останов будут только для контроля числа.

Признаки ПОП и ПОК устанавливаются командой СМ(УИ). Эта команда идет с очисткой БАК"а. Таким образом, прерывания, возникающие от предыдущих команд, не вызовут останова.

Используя тумблер ТП(пт) и кнопку СБ(пт), можно при останове по прерыванию,либо игнорировать прерывание и перейти к следующей команде программы, для этого нужно включить тумблер ТП(пт) и нажать на кнопку СБ(пт), либо перейти на РезПрI через ОпПрI, для этого нужно выключить тумблер ТП(пт) и нажать на кнопку СБ(пт). С помощью ТП(пт) и СБ(пт) можно продолжать выполнение команд и после останова по АвОст.

При переходе с останова по прерыванию к следующей команде необходимо учитывать, что только для прерываний ОстАЗпМ, ОстАСчМ, ОстМод - можно переходить к следующей команде, не анализируя предыдущих.

Все остановы по тумблерным регистрам возникают в любом режиме, т.е. в РС и в $\overline{РС}$. Поэтому остановами по тумблерам можно пользоваться только в том случае, если останов машины не помешает мультипрограммной работе.

4.42. Останови по адресу. Адрес слова на СчАС"а сравнивается с тумблерным регистром ТРОК(пт), расположенным на панели УУ. 15 разрядов представляют собственно адрес команды (слова), а 16-ый разряд, управляющий блокировкой приписки, отличает адреса команд управляющей программы от адресов команд рабочей. Останов по совпадению адреса числа на РР с кодом, набранном на тумблерах ТРОЧ$_j$ (j = I ÷ I6) действует аналогично останову по адресу команды. Дополнительно введен тумблер Зп(пт), если он включен, то адрес, набранный на тумблерах, является адресом числа при записи, если тумблер Зп(пт) выключен, то - адресом числа при считывании. Таким образом, останов машины будет в том случае, если совпадут шестнадцать разрядов адреса числа при записи (считывании) с кодом I6-ти тумблеров ТРОЧ при включенном Зп(пт) (при выключенном Зп(пт)).

4.43. Переключатель программ. Одним из средств, облегчающих работу инженера, является использование постоянных программ.

С помощью переключателя на панели УУ можно последовательно подключать:

клавиатуру (тумблерные регистры) и 9 постоянных программ по 7 слов в каждой.

Этими программами могут быть наиболее часто используемые тесты и некоторые обслуживающие программы.

Возможны различные варианты постоянных программ, определяемые наборов диодных блоков. Одним из вариантов может быть следующий набор программ (номера соответствуют положениям переключателя):

0 - клавиатура
1 - тест УУ
2 - тест БРЗ
3 - } тесты МОЗУ
4 - }
5 - тест АУ
6 - первоначальный ввод
7 - }
8 - } обслуживающие программы
9 - }
10 - }

Для тестов 2,3,4 используется дополнительный тумблер переменного кода. Если тумблер переменного кода включен, то код 7-ой тумблерной регистр при использовании в тестах циклически складывается ~~сам в себя~~, если тумблер выключен, то 7-ой регистр - просто считывается.

4.44. Тумблерные регистры. Первым 7 ~~ячеек~~ адресам нулевой страницы памяти соответствуют ~~несут занимаются~~ тумблерные регистры. Эти 7 регистров (по 50 разрядов) имеют последовательные адреса с 1 по 7, которые обычно называются тумблерными адресами. В режиме супервизора допускается считывание

с регистров, причем, адреса с 1 по 7 исключены из сравнения в БАС"ах и в БАЗ"ах. (Запись по адресам 1÷7 используется для перезаписи БРЗ в МОЗУ; т.к. эти адреса исключены из сравнения, то каждая новая запись попадает в следующий БАЗ). В каждом регистре есть два контрольных разряда, которые необходимо устанавливать в соответствующие положения при включенной блокировке контроля (БлК(пт)). С помощью тумблера БлК(пт), можно блокировать контроль при обращении к тумблерным регистрам.

4.45. Прием тумблерной команды на РК. Основной целью приема кода на РК является КПК. При нажатии на кнопку ПКТ(пт) код с тумблеров РКj(пт)(j=1÷24), расположенных на панели УУ, передается в БРУС, блокируется прием кода из БРС (БлПК).

В момент ПКТ, определяемый схемой синхронизации, код принимается на РК и запускается цепочка ЦПК.

4.46. Режим принудительного запуска от генератора. Если включен тумблер Ген.УО(пт)о или Ген.УО(пт)б и Ген.Пуск(пт), то сигналы установки нуля и пуска следуют с частотой напряжения звукового генератора. Причем, если сигнал установки нуля появился в первой половине периода синусоидального напряжения звукового генератора (ЗГ), то сигнал пуска появится только во второй половине. Установка нуля гасит СчАС, следующий за ней сигнал Пуска задает обращения за командами по адресу00001. В режиме супервизора адрес 00001 соответствует первому тумблерному регистру, в режиме рабочей программы адрес 00001 соответствует первой ячейке того листа памяти, номер которого находится в нулевом регистре замены. Комбинируя включения этих тумблеров с кодами, набранными на тумблерных регистрах, можно заставить периодически выполняться отдельные операции и части программ (с частотой напряжения ЗГ). Сигналы периодически повторяющихся операций можно увидеть на экране осциллографа. Рекомендуется в конце просматриваемой части программы ставить операцию Останов, тогда установка нуля не появится в процессе выполне-

ния программы. Необходимо, чтобы длительность периода синусоидального напряжения 3Г была достаточной для полного выполнения просматриваемой части программы.

4.47. Установка машины в ноль. В машине возможны два вида установки в ноль: общая и малая.

Сигналы установки в ноль вырабатываются специальной схемой в стойке управления, откуда эти сигналы транслируются и в остальные устройства.

Общая установка в ноль приводит машину в исходное состояние. Временная диаграмма работы машины при установке в ноль приведена в ИЫ3.057.001 Д2, лист 36.

При малой установке в ноль не вырабатываются сигналы (УОМ1, УОМ2, УОМ(пт)), определяющие гашение буфера записи, модификаторов и признаков режима выполнения программы. Т.к. сброс блока СчАС, буфера команд, блоков РК,РР,ПР и сумматора АУ обеспечивается общими для обеих установок сигналами, то в дальнейшем малая установка в ноль отдельно описываться не будет. Заметим, что малая установка в ноль оказывается иногда целесообразной при отладке программы с центральной панели управления.

Общая установка в ноль обеспечивает:

а) Сброс хранящих регистров машины

б) Установку блоков и устройств, за исключением блока СчАС, в состояние готовности принять информацию.

в) Установку блока СчАС в состояние готовности организовать выборку команд.

г) Установку признаков режима работы, обеспечивающих режим супервизора.

а. Сброс хранящих регистров. Сигналы установки в ноль устанавливают усилители хранения в положение, обеспечивающее гашение регистров. Длительность и временная последовательность сигналов для гашения регистров

определяются нагрузочной способностью элементов некоторых узлов машины и сигналами связи блоков. Последнее объясняется тем, что сигналы хранения отдельных регистров являются сигналами связи блоков и поэтому необходимо обеспечить правильную последовательность сигналов самого блока и сигналов связи.

б. Установка в ноль блоков и устройств. Установка в ноль приводит блоки и устройства машины в состояние готовности принять информацию, а это приводит к тому, что недопустимо появление сигнала готовности информации в каком-нибудь блоке (за исключением блока СчАС). Блокировка установки или сброс усилителей готовности информации в блоках и устройствах машины осуществляется либо сигналами схемы установки в ноль, либо сигналами связи блоков.

в. Установка в ноль блока СчАС. При установке в ноль блока СчАС гасятся регистры БАС, счетчик адресов слов, устанавливаются признак готовности адреса слова (ГСчАС) и признаки свободы буферного регистра выполняемой команды и предварительного буферного регистра команды. Таблица команд в исходном состоянии в качестве старшего регистра указывает нулевой БРС, но усилители ШВТК устанавливаются в единицу, фиксируя этим номер третьего БРС. Установка усилителя ГСчАС позволяет выработать сигнал требования обращения к памяти, возникновение которого, однако, запрещается усилителем блокировки выборки команд.

г. Установка признаков режима работы. При общей установке в ноль устанавливаются усилители, обеспечивающие режим супервизора. В этом режиме возможно считывание информации с клавишных регистров панели управления. Это необходимо для организации ввода в машину управляющей части программы-диспетчера.

Малая установка в ноль, сбрасывая счетчик адресов слов и не меняя режим работы, позволяет вызвать первое слово рабочей программы.

4.48. Пуск установленной в ноль машины. При нажатии кнопки "ПУСК" вырабатывается сигнал, сбрасывающий усилители БлРР и СБВК. Сброс усилителя СБВК разрешает выработать сигнал требования обращения к памяти. Первое обращение пройдет по нулевому адресу и выбранное слово поступит в БРС3.

Прием нулевого адреса на ВРАМ установит усилитель РСчАС, что позволит при единичном состоянии усилителей ГБК, РБК начать вызов слов по адресам 00001 и 00002.

В качестве буферного регистра выполняемой команды будет указан нулевой БРС, т.е. команды слова, выбранного по нулевому адресу, выполняться не будут.

Обращения по адресам 00000 и 00002 пройдут последовательно со сдвигом в четыре такта.

Рассмотрим работу в циклическом режиме при пуске машины, установленной в ноль. Условимся, что на первом клавишном регистре нет передач управления или двойных команд. Левая команда слова по адресу 00001 после приема на РК поступит на РР. При приеме команды на РР установится усилитель БлРР, который заблокирует дальнейшее поступление команд в блок РР. По сигналу РПК в блок РК поступит правая команда этого же слова, что позволит подключить к РК левую половину первого БРС и организовать выборку слова по адресу 00003. Т.е., после одного нажатия кнопки "ПУСК" на счетчике адресов слов будет находиться адрес 00003 и будут заполнены буферный регистр выполняемой команды (БРС1) и предварительный буферный регистр (БРС2).

4.49. При случайных сбоях, вызывающих останов машины, например, сброс ГК, потеря СНОП"а и т.п., возможен автоматический пуск машины с помощью схемы принудительной УО и Пуска. Эта схема включена, если переключатель режимов АвтБ, Авт, АвтЭ и МР установлен в положение МР. В этом случае автоматически определяется работоспособность машины следующим путем: непрерывно вырабатывается ПУО, который устанавливает IIрРегПр (СВП - сигнал временного прерывания) и одновременно сбрасывает усилитель БУП, если машина работоспособна, то программа должна установить усилитель БУП до того, как придет следующий сигнал ПУО.

Если к моменту прихода сигнала БУП окажется в "0", то с помощью усилителей ГПП1, ГПП2, РУО, РПуск осуществляется большая установка нуля и пуск машины. Период сигналов прерывания определяет временные характеристики работы схемы принудительной УО и Пуска.

СОДЕРЖАНИЕ:

стр.

I. Назначение и краткие временные характеристики УУ 3

II. Общее описание блок-схемы устройства управления 5

Принципы построения блок-схемы..... 5

Выборка команд..... 9

Предварительная обработка и выполнение команд 13

Выборка операндов 22

Запись операндов 24

Организация обращения к МОЗУ 26

Организаация контроля 32

III. Аппаратные средства для многопрограммной работы 34

Обеспечение независимости выполнения программ 35

Организация прерывания 38

IУ. Описание работы блоков и схем 43

Блок счетчика адресов слов 43

Блоки предварительной обработки команд - РК, РР 55

Блок промежуточного регистра 77

Блок буфера записи 82

Блок управления обращением к памяти.. 85

Описание схемы прерывания и сигналов прерывания 91

Описание работы с пульта 110

. Приложение ..... книга 2